

RENCANA PEMBELAJARAN SEMESTER (R P S)



MATAKULIAH : PRAK. TEKNIK DIGITAL
KODE MK : EAD603341
SEMESTER : IV (Empat)

Penyusun:

Dr. Bambang Panji Asmara, ST., MT.
NIP. 197004052009121001

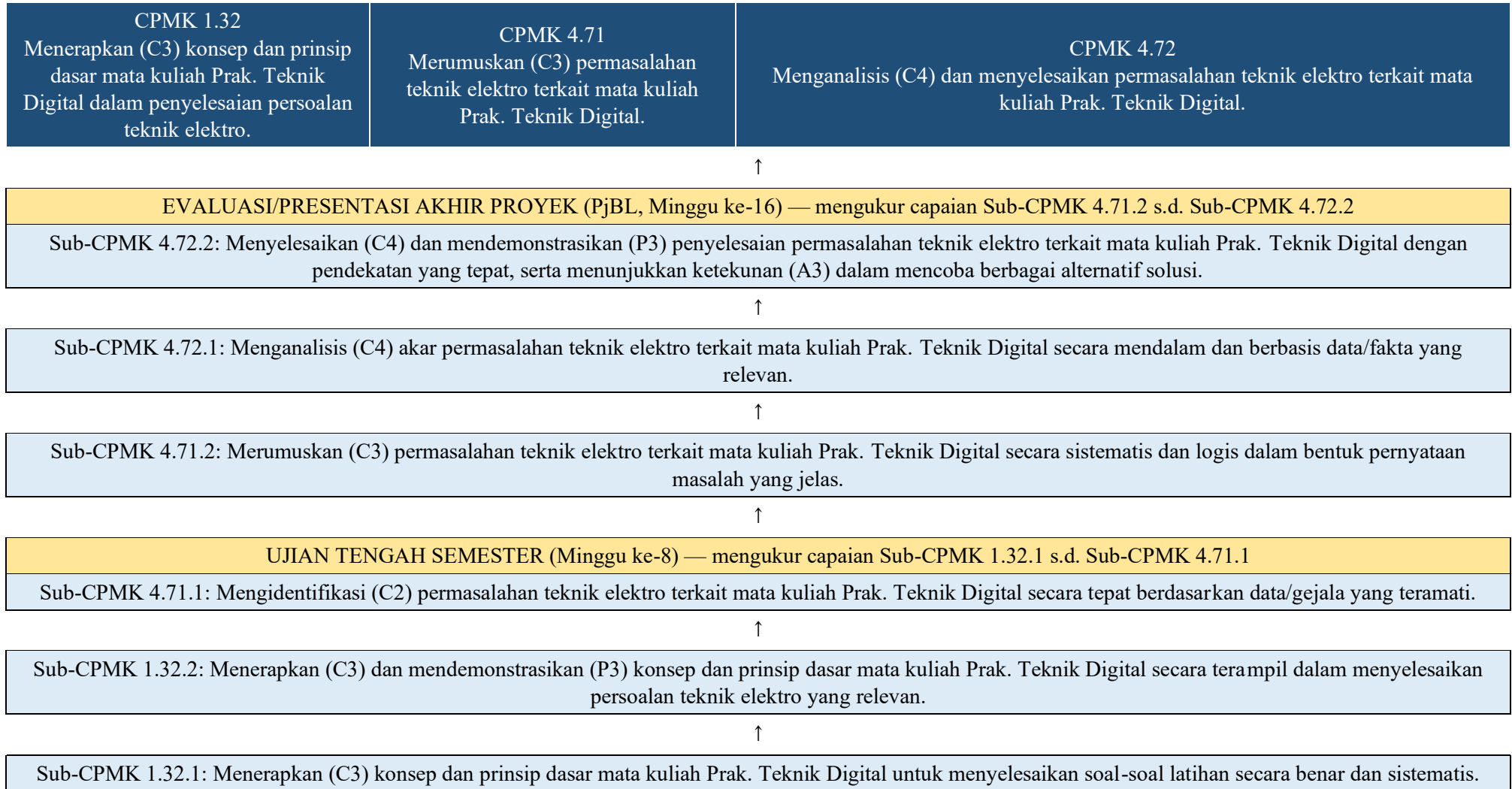
PROGRAM STUDI S1 TEKNIK ELEKTRO
JURUSAN TEKNIK ELEKTRO
FAKULTAS TEKNIK
UNIVERSITAS NEGERI GORONTALO
2026

LEMBAR PENGESAHAN

Mata Kuliah	Kode	Bobot (SKS)		Semester	Revisi
		Teori	Praktikum		
Prak. Teknik Digital	EAD603341	0	1	IV	OBE
Mata Kuliah Syarat	Tidak ada				
Kelompok Mata Kuliah	Rumpun Keahlian Elektronika				
Tim Pengajar	1. Dr. Bambang Panji Asmara, ST., MT. 2. Salmawaty Tansa, ST., M.Eng.				
Otorisasi	Validator Wakil Dekan 1  Dr. Arip Mulyanto, S.Kom., M.kom		Ketua Program Studi  Ifan Wiranto, ST.,MT		

ANALISIS INSTRUKSIONAL PEMBELAJARAN

(Peta Hubungan antar Sub-CPMK)



Capaian Pembelajaran Lulusan (CPL berdasarkan Keputusan asosiasi FOREI)	CPL-1	Kemampuan menerapkan pengetahuan matematika, ilmu pengetahuan alam dan/atau material, teknologi informasi dan keteknikan untuk mendapatkan pemahaman menyeluruh tentang prinsip-prinsip teknik elektro.
	CPL-4	Mengidentifikasi, merumuskan, menganalisis dan menyelesaikan permasalahan teknik elektro.
Sustainable Development Goals (SDGs Terkait Mata Kuliah)	SDGs YANG DIDUKUNG MATA KULIAH	
	SDG 9	Industri, Inovasi, dan Infrastruktur
Capaian Pembelajaran Mata Kuliah (CPMK adalah turunan CPL). CPMK bisa diturunkan menjadi sub CPMK tergantung keluasan dan kedalaman serta karakteristik konten mata kuliah	CP MATA KULIAH (CPMK)	
	CPMK 1.32	Menerapkan (C3) konsep dan prinsip dasar mata kuliah Prak. Teknik Digital dalam penyelesaian persoalan teknik elektro.
	CPMK 4.71	Merumuskan (C3) permasalahan teknik elektro terkait mata kuliah Prak. Teknik Digital.
	CPMK 4.72	Menganalisis (C4) dan menyelesaikan permasalahan teknik elektro terkait mata kuliah Prak. Teknik Digital.
	Kemampuan Akhir tiap Tahapan Belajar (Sub CPMK)	
	Sub-CPMK 1.32.1	Menerapkan (C3) konsep dan prinsip dasar mata kuliah Prak. Teknik Digital untuk menyelesaikan soal-soal latihan secara benar dan sistematis.
	Sub-CPMK 1.32.2	Menerapkan (C3) dan mendemonstrasikan (P3) konsep dan prinsip dasar mata kuliah Prak. Teknik Digital secara terampil dalam menyelesaikan persoalan teknik elektro yang relevan.
	Sub-CPMK 4.71.1	Mengidentifikasi (C2) permasalahan teknik elektro terkait mata kuliah Prak. Teknik Digital secara tepat berdasarkan data/gejala yang teramati.
	Sub-CPMK 4.71.2	Merumuskan (C3) permasalahan teknik elektro terkait mata kuliah Prak. Teknik Digital secara sistematis dan logis dalam bentuk pernyataan masalah yang jelas.
	Sub-CPMK 4.72.1	Menganalisis (C4) akar permasalahan teknik elektro terkait mata kuliah Prak. Teknik Digital secara mendalam dan berbasis data/fakta yang relevan.

	6.	Sedra, A.S., & Smith, K.C. (2015). Microelectronic Circuits (7th ed.). Oxford University Press.
	7.	Brown, S., & Vranesic, Z. (2014). Fundamentals of Digital Logic with Verilog Design (3rd ed.). McGraw-Hill.
	8.	Modul Praktikum Teknik Digital, Jurusan Teknik Elektro, Universitas Negeri Gorontalo.
	Pendukung :	
	9.	Datasheet IC digital TTL/CMOS seri 74xx dan 40xx yang relevan.
	10.	Jurnal dan artikel ilmiah terkait rancang bangun rangkaian digital terapan.
Dosen Pengampu	Dr. Bambang Panji Asmara, ST., MT. Salmawaty Tansa, ST., M.Eng.	
Mata Kuliah Syarat (Jika Ada)	Tidak ada	

Minggu Ke-	Kemampuan Akhir Yang Diharapkan (Sub CPMK)	Materi Pembelajaran	Bentuk Pembelajaran [Estimasi Waktu]		Indikator dan Kriteria	Penilaian			Referensi
			Luring	Daring		Kelompok & Jenis	Teknik, Instrumen & Bentuk	Bobot (%)	
1	Sub-CPMK 1.32.1 Menerapkan (C3) konsep dan prinsip dasar mata kuliah Prak. Teknik Digital untuk menyelesaikan soal-soal latihan secara benar dan sistematis.	1. Kontrak praktikum; pengantar sistem bilangan dan kode digital (biner, oktal, desimal, heksadesimal)	Bentuk : Ceramah & Tanya Jawab Metode : Ceramah interaktif & tanya jawab Media Utama : Modul praktikum Trainer/Kit Digital (IC		1.1. Kontrak praktikum; pengantar sistem bilangan dan kode digital (biner, oktal, desimal, heksadesimal).	Kelompok : Kognitif Jenis : Kuis	Teknik : Kuis Instrumen Pilihan Ganda/Isian Singkat Bentuk: Kuis 1	3	1,2,8

			TTL/CMOS, breadboard) Media Pendukung : Laptop Logic probe/multimeter Catu daya Waktu : Praktikkum : 1 x 170”						
2	Sub-CPMK 1.32.1 Menerapkan (C3) konsep dan prinsip dasar mata kuliah Prak. Teknik Digital untuk menyelesaikan soal-soal latihan secara benar dan sistematis.	Lanjutan sistem bilangan: kode BCD dan kode Gray; konversi antar sistem bilangan.	Bentuk : Ceramah Metode : Ceramah Media Utama : Modul praktikum Trainer/Kit Digital (IC TTL/CMOS, breadboard) Media Pendukung : Laptop Logic probe/multimeter Catu daya Waktu : Praktikkum : 1 x 170”		2.1. Lanjutan sistem bilangan: kode BCD dan kode Gray; konversi antar sistem bilangan.	Kelompok : Kognitif Jenis : -	-	-	1,2,8
3	Sub-CPMK 1.32.1 Menerapkan (C3) konsep dan prinsip dasar mata kuliah Prak. Teknik	Praktik konversi sistem bilangan dan kode digital menggunakan	Bentuk : Demonstrasi/Prakt ikum Metode : Praktik		3.1. Praktik konversi sistem bilangan dan kode digital	Kelompok : Psikomoto rik	Teknik : Observasi Kinerja Praktikum Instrumen	11	1,2,8

	Digital untuk menyelesaikan soal-soal latihan secara benar dan sistematis.	trainer digital di laboratorium.	terbimbing di laboratorium Media Utama : Modul praktikum Trainer/Kit Digital (IC TTL/CMOS, breadboard) Media Pendukung : Laptop Logic probe/multimeter Catu daya Waktu : Praktikkum : 1 x 170”		menggunakan trainer digital di laboratorium .	Jenis : Observasi	Lembar Observasi/Checklist Bentuk: Tugas 1		
4	Sub-CPMK 1.32.2 Menerapkan (C3) dan mendemonstrasikan (P3) konsep dan prinsip dasar mata kuliah Prak. Teknik Digital secara terampil dalam menyelesaikan persoalan teknik elektro yang relevan.	Aljabar Boolean dan gerbang logika dasar (AND, OR, NOT, NAND, NOR, XOR, XNOR).	Bentuk : Ceramah & Tanya Jawab Metode : Ceramah interaktif & tanya jawab Media Utama : Modul praktikum Trainer/Kit Digital (IC TTL/CMOS, breadboard) Media Pendukung : Laptop Logic probe/multimeter		4.1. Aljabar Boolean dan gerbang logika dasar (AND, OR, NOT, NAND, NOR, XOR, XNOR).	Kelompok : Kognitif Jenis : Kuis	Teknik : Kuis Instrumen Pilihan Ganda/Isian Singkat Bentuk: Kuis 2	2	1,3,8

			Catu daya Waktu : Praktikum : 1 x 170”						
5	Sub-CPMK 1.32.2 Menerapkan (C3) dan mendemonstrasikan (P3) konsep dan prinsip dasar mata kuliah Prak. Teknik Digital secara terampil dalam menyelesaikan persoalan teknik elektro yang relevan.	Lanjutan aljabar Boolean: penyederhanaan fungsi logika dengan Peta Karnaugh.	Bentuk : Ceramah Metode : Ceramah Media Utama : Modul praktikum Trainer/Kit Digital (IC TTL/CMOS, breadboard) Media Pendukung : Laptop Logic probe/multimeter Catu daya Waktu : Praktikum : 1 x 170”		5.1. Lanjutan aljabar Boolean: penyederhan aan fungsi logika dengan Peta Karnaugh.	Kelompok : Kognitif Jenis : -	-	-	1,3,8
6	Sub-CPMK 1.32.2 Menerapkan (C3) dan mendemonstrasikan (P3) konsep dan prinsip dasar mata kuliah Prak. Teknik Digital secara terampil dalam menyelesaikan persoalan teknik	Praktik rangkaian gerbang logika dasar menggunakan IC TTL/CMOS di laboratorium.	Bentuk : Demonstrasi/Prakt ikum Metode : Praktik terbimbing di laboratorium Media Utama : Modul praktikum Trainer/Kit Digital (IC TTL/CMOS,		6.1. Praktik rangkaian gerbang logika dasar mengguna kan IC TTL/CMO S di laboratoriu m.	Kelompok : Psikomoto rik Jenis : Observasi	Teknik : Observasi Kinerja Praktikum Instrumen Lembar Observasi/Checkli st Bentuk: Tugas 2	11	1,3,8

	elektro yang relevan.		breadboard) Media Pendukung : Laptop Logic probe/multimeter Catu daya Waktu : Praktikum : 1 x 170"						
7	Sub-CPMK 4.71.1 Mengidentifikasi (C2) permasalahan teknik elektro terkait mata kuliah Prak. Teknik Digital secara tepat berdasarkan data/gejala yang teramati.	Rangkaian logika kombinasional: adder dan multiplexer.	Bentuk : Ceramah & Tanya Jawab Metode : Ceramah interaktif & tanya jawab Media Utama : Modul praktikum Trainer/Kit Digital (IC TTL/CMOS, breadboard) Media Pendukung : Laptop Logic probe/multimeter Catu daya Waktu : Praktikum : 1 x 170"		7.1. Rangkaian logika kombinasional: adder dan multiplexer.	Kelompok : Kognitif Jenis : Kuis	- Teknik : Kuis Instrumen Pilihan Ganda/Isi an Singkat Bentuk: Kuis 3	3	1,4,8
8	UTS Ujian Tengah Semester	Ujian Tengah Semester (UTS) —	Bentuk : Ujian Tertulis (UTS)		Ujian Tengah Semester (UTS) — materi	Kelompok : Kognitif	Teknik : Tes Tertulis	14	1,2,3,4,8

		materi minggu 1 s.d. 7 (sistem bilangan, aljabar Boolean, gerbang logika, penyederhanaan fungsi logika, rangkaian kombinasional dasar).	Metode : Tes tertulis Media Utama : Modul praktikum Trainer/Kit Digital (IC TTL/CMOS, breadboard) Media Pendukung : Laptop Logic probe/multimeter Catu daya Waktu : Tes Tertulis : 100 menit		minggu 1 s.d. 7 (sistem bilangan, aljabar Boolean, gerbang logika, penyederhanaan fungsi logika, rangkaian kombinasional dasar).	Jenis : Ujian	Instrumen Soal Esai/Uraian Bentuk: UTS		
9	Sub-CPMK 4.71.1 Mengidentifikasi (C2) permasalahan teknik elektro terkait mata kuliah Prak. Teknik Digital secara tepat berdasarkan data/gejala yang teramati.	Praktik identifikasi permasalahan teknik elektro pada rangkaian decoder dan encoder di laboratorium.	Bentuk : Demonstrasi/Praktikum Metode : Praktik terbimbing di laboratorium Media Utama : Modul praktikum Trainer/Kit Digital (IC TTL/CMOS, breadboard) Media Pendukung : Laptop Logic probe/multimeter		9.1 Praktik identifikasi permasalahan teknik elektro pada rangkaian decoder dan encoder di laboratorium .	Kelompok : Psikomotorik Jenis : Observasi	Teknik : Observasi Kinerja Praktikum Instrumen Lembar Observasi/Checklist Bentuk: Tugas 3	11	1,4,8

			Catu daya Waktu : Praktikum : 1 x 170”						
10	Sub-CPMK 4.71.2 Merumuskan (C3) permasalahan teknik elektro terkait mata kuliah Prak. Teknik Digital secara sistematis dan logis dalam bentuk pernyataan masalah yang jelas.	Rangkaian logika sekuensial: flip- flop (SR, D, JK, T).	Bentuk : Ceramah & Tanya Jawab Metode : Ceramah interaktif & tanya jawab Media Utama : Modul praktikum Trainer/Kit Digital (IC TTL/CMOS, breadboard) Media Pendukung : Laptop Logic probe/multimeter Catu daya Waktu : Praktikum : 1 x 170”		10.1.Rangkaian logika sekuensial: flip-flop (SR, D, JK, T).	Kelom- pok : Kognit- if Jenis : Kuis	Teknik : Kuis Instrumen Pilihan Ganda/Isian Singkat Bentuk: Kuis 4	2	1,5,8
11	Sub-CPMK 4.71.2 Merumuskan (C3) permasalahan teknik elektro terkait mata kuliah Prak. Teknik Digital secara sistematis dan logis dalam bentuk	Praktik rangkaian flip-flop menggunakan IC digital di laboratorium.	Bentuk : Demonstrasi/Prakt- ikum Metode : Praktik terbimbing di laboratorium Media Utama : Modul praktikum		11.1.Praktik rangkaian flip-flop menggunakan IC digital di laboratori- um.	Kelompok : Psikomoto- rik Jenis : Observasi	Teknik : Observasi Kinerja Praktikum Instrumen Lembar Observasi/Checkli- st	10	1,5,8

	pernyataan masalah yang jelas.		Trainer/Kit Digital (IC TTL/CMOS, breadboard) Media Pendukung : Laptop Logic probe/multimeter Catu daya Waktu : Praktikum : 1 x 170"				Bentuk: Tugas 4		
12	Sub-CPMK 4.72.1 Menganalisis (C4) akar permasalahan teknik elektro terkait mata kuliah Prak. Teknik Digital secara mendalam dan berbasis data/fakta yang relevan.	Rangkaian logika sekuensial lanjutan: register dan counter.	Bentuk : Ceramah & Tanya Jawab Metode : Ceramah interaktif & tanya jawab Media Utama : Modul praktikum Trainer/Kit Digital (IC TTL/CMOS, breadboard) Media Pendukung : Laptop Logic probe/multimeter Catu daya Waktu : Praktikum : 1 x 170"		12.1.Rangkaian logika sekuensial lanjutan: register dan counter.	Kelompok : Kognitif Jenis : Kuis	Teknik : Kuis Instrumen Pilihan Ganda/Isian Singkat Bentuk: Kuis 5	5	1,5,8

13	Sub-CPMK 4.72.1 Menganalisis (C4) akar permasalahan teknik elektro terkait mata kuliah Prak. Teknik Digital secara mendalam dan berbasis data/fakta yang relevan.	Praktik rangkaian register dan counter di laboratorium.	Bentuk : Demonstrasi/Praktikum Metode : Praktik terbimbing di laboratorium Media Utama : Modul praktikum Trainer/Kit Digital (IC TTL/CMOS, breadboard) Media Pendukung : Laptop Logic probe/multimeter Catu daya Waktu : Praktikum : 1 x 170”		13.1.Praktik rangkaian register dan counter di laboratorium.	Kelompok : Psikomotorik Jenis : Observasi	Teknik : Observasi Kinerja Praktikum Instrumen Lembar Observasi/Checklist Bentuk: Tugas 5	10	1,5,8
14	Sub-CPMK 4.72.2 Menyelesaikan (C4) dan mendemonstrasikan (P3) penyelesaian permasalahan teknik elektro terkait mata kuliah Prak. Teknik Digital dengan pendekatan yang tepat, serta menunjukkan	Proyek PjBL (Bag. 1): identifikasi kebutuhan dan perancangan rangkaian digital sederhana berbasis konverter ADC/DAC di laboratorium.	Bentuk : PjBL Metode : Praktik proyek terbimbing di laboratorium Media Utama : Modul praktikum Trainer/Kit Digital (IC TTL/CMOS, breadboard) Media Pendukung		14.1.Proyek PjBL (Bag. 1): identifikasi kebutuhan dan perancangan rangkaian digital sederhana berbasis konverter ADC/DAC	Kelompok : Psikomotorik Jenis : Tugas	- Teknik : Penugasan Kelompok Instrumen Rubrik Deskriptif Bentuk: Tugas 6	8	1,2,3,4,5,6,7,8

	ketekunan (A3) dalam mencoba berbagai alternatif solusi.		: Laptop Logic probe/multimeter Catu daya Waktu : Praktikkum : 1 x 170"		di laboratorium.				
15	Sub-CPMK 4.72.2 Menyelesaikan (C4) dan mendemonstrasikan (P3) penyelesaian permasalahan teknik elektro terkait mata kuliah Prak. Teknik Digital dengan pendekatan yang tepat, serta menunjukkan ketekunan (A3) dalam mencoba berbagai alternatif solusi.	Proyek PjBL (Bag. 2): penyelesaian, pengujian, dan presentasi purwarupa rangkaian digital hasil proyek di laboratorium.	Bentuk : PjBL Metode : Praktik proyek terbimbing & presentasi di laboratorium Media Utama : Modul praktikum Trainer/Kit Digital (IC TTL/CMOS, breadboard) Media Pendukung : Laptop Logic probe/multimeter Catu daya Waktu : Praktikkum : 1 x 170"		15.1. Proyek PjBL (Bag. 2): penyelesaian, pengujian, dan presentasi purwarupa rangkaian digital hasil proyek di laboratorium.	Kelompok : Psikomotorik Jenis : Observasi	- Teknik : Observasi Kinerja Praktikum Instrumen Lembar Observasi /Checklist Bentuk: Tugas 6 (Presentasi)	10	1,2,3,4,5,6,7,8

16	Evaluasi/Presentasi Akhir Proyek (PjBL: tidak ada UAS tertulis)	Evaluasi dan presentasi akhir proyek PjBL rangkaian digital (lanjutan/penilaian akhir Tugas 6) di laboratorium; nilai proyek tercakup pada Tugas 6, tidak ada ujian tertulis.	Bentuk : PjBL - Evaluasi/Presentasi Proyek Akhir Metode : Presentasi & demonstrasi akhir di laboratorium Media Utama : Modul praktikum Trainer/Kit Digital (IC TTL/CMOS, breadboard) Media Pendukung : Laptop Logic probe/multimeter Catu daya Waktu : Praktikum : 1 x 170''		Evaluasi dan presentasi akhir proyek PjBL rangkaian digital (lanjutan/penilaian akhir Tugas 6) di laboratorium; nilai proyek tercakup pada Tugas 6, tidak ada ujian tertulis.	Kelompok : Psikomotorik Jenis : -	-	-	1,2,3,4,5,6,7,8
----	---	---	--	--	---	---	---	---	-----------------

PORTOFOLIO PENILAIAN & EVALUASI KETERCAPAIAN CPL MAHASISWA

Mg	CPL	CPMK	Sub-CPMK	Indikator	Bentuk Penilaian	Bobot Nilai (%)	Bobot (%) Sub-CPMK	Nilai Mhs	Capaian CPL pada MK
1	CPL-1	CPMK 1.32	Sub-CPMK 1.32.1	1.32.1	Kuis 1: Sistem Bilangan dan Kode Digital	3	3		
2	CPL-1	CPMK 1.32	Sub-CPMK 1.32.1	1.32.1	-	-	-		
3	CPL-1	CPMK 1.32	Sub-CPMK 1.32.1	1.32.1	Tugas 1: Praktik Konversi Sistem Bilangan dan Kode Digital	11	11		
4	CPL-1	CPMK 1.32	Sub-CPMK 1.32.2	1.32.2	Kuis 2: Aljabar Boolean dan Gerbang Logika Dasar	2	2		
5	CPL-1	CPMK 1.32	Sub-CPMK 1.32.2	1.32.2	-	-	-		
6	CPL-1	CPMK 1.32	Sub-CPMK 1.32.2	1.32.2	Tugas 2: Praktik Rangkaian Gerbang Logika Dasar	11	11		
7	CPL-4	CPMK 4.71	Sub-CPMK 4.71.1	4.71.1	Kuis 3: Rangkaian Logika Kombinasional (Adder dan Multiplexer)	3	3		
8	CPL-1/CPL-4	CPMK 1.32-4.71	UTS	1.32.1-4.71.1	Ujian Tengah Semester (UTS) — materi minggu 1 s.d. 7	14	14		
9	CPL-4	CPMK 4.71	Sub-CPMK 4.71.1	4.71.1	Tugas 3: Praktik Identifikasi Permasalahan Rangkaian Decoder dan Encoder	11	11		

Mg	CPL	CPMK	Sub-CPMK	Indikator	Bentuk Penilaian	Bobot Nilai (%)	Bobot (%) Sub-CPMK	Nilai Mhs	Capaian CPL pada MK
10	CPL-4	CPMK 4.71	Sub-CPMK 4.71.2	4.71.2	Kuis 4: Rangkaian Logika Sekuensial (Flip-Flop)	2	2		
11	CPL-4	CPMK 4.71	Sub-CPMK 4.71.2	4.71.2	Tugas 4: Praktik Rangkaian Flip-Flop	10	10		
12	CPL-4	CPMK 4.72	Sub-CPMK 4.72.1	4.72.1	Kuis 5: Register dan Counter	5	5		
13	CPL-4	CPMK 4.72	Sub-CPMK 4.72.1	4.72.1	Tugas 5: Praktik Rangkaian Register dan Counter	10	10		
14	CPL-4	CPMK 4.72	Sub-CPMK 4.72.2	4.72.2	Tugas 6 (PjBL): Perancangan Rangkaian Digital (Bag. 1)	8	8		
15	CPL-4	CPMK 4.72	Sub-CPMK 4.72.2	4.72.2	Tugas 6 (PjBL): Penyelesaian dan Presentasi Proyek (Bag. 2)	10	10		
16	CPL-4	CPMK 4.72	UAS	4.72.2	Evaluasi/Presentasi Akhir Proyek (PjBL — nilai proyek tercakup pada Tugas 6, tidak ada UAS tertulis)	0	0		
TOTAL BOBOT						100	100		

Nilai akhir mahasiswa = Σ (Nilai mahasiswa x Bobot%). Ketercapaian CPL mata kuliah dihitung dari agregasi penilaian yang memetakan CPMK/Sub-CPMK terhadap CPL-1 dan CPL-4.

RENCANA KUIS MAHASISWA		
	Prak. Teknik Digital	EAD603341
	Prak. Teknik Digital	EAD603341
TEKNIK EVALUASI	NAMA KUIS	WAKTU Pengerjaan Tugas
Kuis	Kuis 1: Sistem Bilangan dan Kode Digital	± 20 menit (Minggu ke-1)
CPL	CPMK	SUB CPMK
CPL-1: Kemampuan menerapkan pengetahuan matematika, ilmu pengetahuan alam dan/atau material, teknologi informasi dan keteknikan untuk mendapatkan pemahaman menyeluruh tentang prinsip-prinsip teknik elektro.	CPMK 1.32: Menerapkan (C3) konsep dan prinsip dasar mata kuliah Prak. Teknik Digital dalam penyelesaian persoalan teknik elektro.	Sub-CPMK 1.32.1: Menerapkan (C3) konsep dan prinsip dasar mata kuliah Prak. Teknik Digital untuk menyelesaikan soal-soal latihan secara benar dan sistematis.
DISKRIPSI TUGAS		
Kuis 1 berupa soal pilihan ganda/isian singkat mengenai sistem bilangan (biner, oktal, desimal, heksadesimal) dan kode digital, dikerjakan secara mandiri di akhir sesi praktikum minggu ke-1.		

BENTUK DAN FORMAT LUARAN									
Jawaban kuis dalam bentuk pilihan ganda/isian singkat, dikerjakan secara tertulis atau melalui sistem e-learning, diselesaikan dalam waktu $\pm$ 20 menit.									
RUBRIKASI PENILAIAN									
Komponen Penilaian	Indikator Penilaian								
	E	D	C	C ⁺	B ⁻	B	B ⁺	A ⁻	A
Ketepatan menerapkan konsep sistem bilangan dan kode digital	<50	50-64	55-64	65-69	70-74	75-79	80-84	85-89	90-100

RENCANA KUIS MAHASISWA		
	Prak. Teknik Digital	EAD603341
	Prak. Teknik Digital	EAD603341
TEKNIK EVALUASI	NAMA KUIS	WAKTU Pengerjaan Tugas
Kuis	Kuis 2: Aljabar Boolean dan Gerbang Logika Dasar	± 20 menit (Minggu ke-4)
CPL	CPMK	SUB CPMK
CPL-1: Kemampuan menerapkan pengetahuan matematika, ilmu pengetahuan alam dan/atau material, teknologi informasi dan keteknikan untuk mendapatkan pemahaman menyeluruh tentang prinsip-prinsip teknik elektro.	CPMK 1.32: Menerapkan (C3) konsep dan prinsip dasar mata kuliah Prak. Teknik Digital dalam penyelesaian persoalan teknik elektro.	Sub-CPMK 1.32.2: Menerapkan (C3) dan mendemonstrasikan (P3) konsep dan prinsip dasar mata kuliah Prak. Teknik Digital secara terampil dalam menyelesaikan persoalan teknik elektro yang relevan.
DISKRIPSI TUGAS		
Kuis 2 berupa soal pilihan ganda/isian singkat mengenai aljabar Boolean dan gerbang logika dasar, dikerjakan secara mandiri di akhir sesi praktikum minggu ke-4.		

BENTUK DAN FORMAT LUARAN									
Jawaban kuis dalam bentuk pilihan ganda/isian singkat, dikerjakan secara tertulis atau melalui sistem e-learning, diselesaikan dalam waktu $\pm$ 20 menit.									
RUBRIKASI PENILAIAN									
Komponen Penilaian	Indikator Penilaian								
	E	D	C	C ⁺	B ⁻	B	B ⁺	A ⁻	A
Ketepatan dan keterampilan menerapkan aljabar Boolean dan gerbang logika dasar	<50	50-64	55-64	65-69	70-74	75-79	80-84	85-89	90-100

RENCANA KUIS MAHASISWA		
	Prak. Teknik Digital	EAD603341
	Prak. Teknik Digital	EAD603341
TEKNIK EVALUASI	NAMA KUIS	WAKTU Pengerjaan Tugas
Kuis	Kuis 3: Rangkaian Logika Kombinasional (Adder dan Multiplexer)	± 20 menit (Minggu ke-7)
CPL	CPMK	SUB CPMK
CPL-4: Mengidentifikasi, merumuskan, menganalisis dan menyelesaikan permasalahan teknik elektro.	CPMK 4.71: Merumuskan (C3) permasalahan teknik elektro terkait mata kuliah Prak. Teknik Digital.	Sub-CPMK 4.71.1: Mengidentifikasi (C2) permasalahan teknik elektro terkait mata kuliah Prak. Teknik Digital secara tepat berdasarkan data/gejala yang teramati.
DISKRIPSI TUGAS		
Kuis 3 berupa soal pilihan ganda/isian singkat mengenai rangkaian logika kombinasional (adder dan multiplexer), dikerjakan secara mandiri di akhir sesi praktikum minggu ke-7.		

BENTUK DAN FORMAT LUARAN									
Jawaban kuis dalam bentuk pilihan ganda/isian singkat, dikerjakan secara tertulis atau melalui sistem e-learning, diselesaikan dalam waktu $\pm$ 20 menit.									
RUBRIKASI PENILAIAN									
Komponen Penilaian	Indikator Penilaian								
	E	D	C	C ⁺	B ⁻	B	B ⁺	A ⁻	A
Ketepatan mengidentifikasi permasalahan terkait rangkaian kombinasional	<50	50-64	55-64	65-69	70-74	75-79	80-84	85-89	90-100

RENCANA KUIS MAHASISWA		
	Prak. Teknik Digital	EAD603341
	Prak. Teknik Digital	EAD603341
TEKNIK EVALUASI	NAMA KUIS	WAKTU Pengerjaan Tugas
Kuis	Kuis 4: Rangkaian Logika Sekuensial (Flip-Flop)	± 20 menit (Minggu ke-10)
CPL	CPMK	SUB CPMK
CPL-4: Mengidentifikasi, merumuskan, menganalisis dan menyelesaikan permasalahan teknik elektro.	CPMK 4.71: Merumuskan (C3) permasalahan teknik elektro terkait mata kuliah Prak. Teknik Digital.	Sub-CPMK 4.71.2: Merumuskan (C3) permasalahan teknik elektro terkait mata kuliah Prak. Teknik Digital secara sistematis dan logis dalam bentuk pernyataan masalah yang jelas.
DISKRIPSI TUGAS		
Kuis 4 berupa soal pilihan ganda/isian singkat mengenai rangkaian logika sekuensial flip-flop, dikerjakan secara mandiri di akhir sesi praktikum minggu ke-10.		

BENTUK DAN FORMAT LUARAN									
Jawaban kuis dalam bentuk pilihan ganda/isian singkat, dikerjakan secara tertulis atau melalui sistem e-learning, diselesaikan dalam waktu $\pm$ 20 menit.									
RUBRIKASI PENILAIAN									
Komponen Penilaian	Indikator Penilaian								
	E	D	C	C ⁺	B ⁻	B	B ⁺	A ⁻	A
Ketepatan merumuskan permasalahan terkait rangkaian flip-flop	<50	50-64	55-64	65-69	70-74	75-79	80-84	85-89	90-100

RENCANA KUIS MAHASISWA		
	Prak. Teknik Digital	EAD603341
	Prak. Teknik Digital	EAD603341
TEKNIK EVALUASI	NAMA KUIS	WAKTU Pengerjaan Tugas
Kuis	Kuis 5: Register dan Counter	± 20 menit (Minggu ke-12)
CPL	CPMK	SUB CPMK
CPL-4: Mengidentifikasi, merumuskan, menganalisis dan menyelesaikan permasalahan teknik elektro.	CPMK 4.72: Menganalisis (C4) dan menyelesaikan permasalahan teknik elektro terkait mata kuliah Prak. Teknik Digital.	Sub-CPMK 4.72.1: Menganalisis (C4) akar permasalahan teknik elektro terkait mata kuliah Prak. Teknik Digital secara mendalam dan berbasis data/fakta yang relevan.
DISKRIPSI TUGAS		
Kuis 5 berupa soal pilihan ganda/isian singkat mengenai rangkaian register dan counter, dikerjakan secara mandiri di akhir sesi praktikum minggu ke-12.		

BENTUK DAN FORMAT LUARAN									
Jawaban kuis dalam bentuk pilihan ganda/isian singkat, dikerjakan secara tertulis atau melalui sistem e-learning, diselesaikan dalam waktu $\pm$ 20 menit.									
RUBRIKASI PENILAIAN									
Komponen Penilaian	Indikator Penilaian								
	E	D	C	C ⁺	B ⁻	B	B ⁺	A ⁻	A
Ketepatan menganalisis akar permasalahan terkait register dan counter	<50	50-64	55-64	65-69	70-74	75-79	80-84	85-89	90-100

RENCANA TUGAS MAHASISWA		
	Prak. Teknik Digital	EAD603341
	Prak. Teknik Digital	EAD603341
TEKNIK EVALUASI	NAMA TUGAS	WAKTU Pengerjaan Tugas
Tugas	Tugas 1: Praktik Konversi Sistem Bilangan dan Kode Digital	170 menit (Praktikkum 1 x 170”), Minggu ke-3
CPL	CPMK	SUB CPMK
CPL-1: Kemampuan menerapkan pengetahuan matematika, ilmu pengetahuan alam dan/atau material, teknologi informasi dan keteknikan untuk mendapatkan pemahaman menyeluruh tentang prinsip-prinsip teknik elektro.	CPMK 1.32: Menerapkan (C3) konsep dan prinsip dasar mata kuliah Prak. Teknik Digital dalam penyelesaian persoalan teknik elektro.	Sub-CPMK 1.32.1: Menerapkan (C3) konsep dan prinsip dasar mata kuliah Prak. Teknik Digital untuk menyelesaikan soal-soal latihan secara benar dan sistematis.
DISKRIPSI TUGAS		
Tugas 1 berupa praktik konversi dan penerapan sistem bilangan serta kode digital menggunakan trainer digital di laboratorium secara berkelompok, dinilai melalui observasi kinerja praktikum pada minggu ke-3.		

BENTUK DAN FORMAT LUARAN									
Lembar observasi/checklist kinerja praktikum beserta laporan hasil praktik konversi sistem bilangan dan kode digital, dikumpulkan sesuai jadwal.									
RUBRIKASI PENILAIAN									
Komponen Penilaian	Indikator Penilaian								
	E	D	C	C ⁺	B ⁻	B	B ⁺	A ⁻	A
Ketepatan dan keterampilan mempraktikkan konversi sistem bilangan dan kode digital	<50	50-64	55-64	65-69	70-74	75-79	80-84	85-89	90-100

RENCANA TUGAS MAHASISWA		
	Prak. Teknik Digital	EAD603341
	Prak. Teknik Digital	EAD603341
TEKNIK EVALUASI	NAMA TUGAS	WAKTU Pengerjaan Tugas
Tugas	Tugas 2: Praktik Rangkaian Gerbang Logika Dasar	170 menit (Praktikum 1 x 170”), Minggu ke-6
CPL	CPMK	SUB CPMK
CPL-1: Kemampuan menerapkan pengetahuan matematika, ilmu pengetahuan alam dan/atau material, teknologi informasi dan keteknikan untuk mendapatkan pemahaman menyeluruh tentang prinsip-prinsip teknik elektro.	CPMK 1.32: Menerapkan (C3) konsep dan prinsip dasar mata kuliah Prak. Teknik Digital dalam penyelesaian persoalan teknik elektro.	Sub-CPMK 1.32.2: Menerapkan (C3) dan mendemonstrasikan (P3) konsep dan prinsip dasar mata kuliah Prak. Teknik Digital secara terampil dalam menyelesaikan persoalan teknik elektro yang relevan.
DISKRIPSI TUGAS		
Tugas 2 berupa praktik merangkai dan menguji gerbang logika dasar menggunakan IC TTL/CMOS di laboratorium, dinilai melalui observasi kinerja praktikum pada minggu ke-6.		

BENTUK DAN FORMAT LUARAN

Lembar observasi/checklist kinerja praktikum beserta laporan hasil praktik rangkaian gerbang logika dasar, dikumpulkan sesuai jadwal.

RUBRIKASI PENILAIAN

Komponen Penilaian	Indikator Penilaian								
	E	D	C	C ⁺	B ⁻	B	B ⁺	A ⁻	A
Ketepatan dan keterampilan merangkai gerbang logika dasar	<50	50-64	55-64	65-69	70-74	75-79	80-84	85-89	90-100

RENCANA TUGAS MAHASISWA		
	Prak. Teknik Digital	EAD603341
	Prak. Teknik Digital	EAD603341
TEKNIK EVALUASI	NAMA TUGAS	WAKTU Pengerjaan Tugas
Tugas	Tugas 3: Praktik Identifikasi Permasalahan Rangkaian Decoder dan Encoder	170 menit (Praktikum 1 x 170”), Minggu ke-9
CPL	CPMK	SUB CPMK
CPL-4: Mengidentifikasi, merumuskan, menganalisis dan menyelesaikan permasalahan teknik elektro.	CPMK 4.71: Merumuskan (C3) permasalahan teknik elektro terkait mata kuliah Prak. Teknik Digital.	Sub-CPMK 4.71.1: Mengidentifikasi (C2) permasalahan teknik elektro terkait mata kuliah Prak. Teknik Digital secara tepat berdasarkan data/gejala yang teramati.
DISKRIPSI TUGAS		
Tugas 3 berupa praktik identifikasi permasalahan teknik elektro pada rangkaian decoder dan encoder di laboratorium, dinilai melalui observasi kinerja praktikum pada minggu ke-9.		

BENTUK DAN FORMAT LUARAN									
Lembar observasi/checklist kinerja praktikum beserta laporan hasil identifikasi permasalahan rangkaian decoder dan encoder, dikumpulkan sesuai jadwal.									
RUBRIKASI PENILAIAN									
Komponen Penilaian	Indikator Penilaian								
	E	D	C	C ⁺	B ⁻	B	B ⁺	A ⁻	A
Ketepatan mengidentifikasi permasalahan rangkaian decoder dan encoder	<50	50-64	55-64	65-69	70-74	75-79	80-84	85-89	90-100

RENCANA TUGAS MAHASISWA		
	Prak. Teknik Digital	EAD603341
	Prak. Teknik Digital	EAD603341
TEKNIK EVALUASI	NAMA TUGAS	WAKTU Pengerjaan Tugas
Tugas	Tugas 4: Praktik Rangkaian Flip-Flop	170 menit (Praktikum 1 x 170”), Minggu ke-11
CPL	CPMK	SUB CPMK
CPL-4: Mengidentifikasi, merumuskan, menganalisis dan menyelesaikan permasalahan teknik elektro.	CPMK 4.71: Merumuskan (C3) permasalahan teknik elektro terkait mata kuliah Prak. Teknik Digital.	Sub-CPMK 4.71.2: Merumuskan (C3) permasalahan teknik elektro terkait mata kuliah Prak. Teknik Digital secara sistematis dan logis dalam bentuk pernyataan masalah yang jelas.
DISKRIPSI TUGAS		
Tugas 4 berupa praktik merangkai dan menguji rangkaian flip-flop menggunakan IC digital di laboratorium, dinilai melalui observasi kinerja praktikum pada minggu ke-11.		

BENTUK DAN FORMAT LUARAN									
Lembar observasi/checklist kinerja praktikum beserta laporan hasil praktik rangkaian flip-flop, dikumpulkan sesuai jadwal.									
RUBRIKASI PENILAIAN									
Komponen Penilaian	Indikator Penilaian								
	E	D	C	C ⁺	B ⁻	B	B ⁺	A ⁻	A
Ketepatan dan keterampilan merangkai rangkaian flip-flop	<50	50-64	55-64	65-69	70-74	75-79	80-84	85-89	90-100

RENCANA TUGAS MAHASISWA		
	Prak. Teknik Digital	EAD603341
	Prak. Teknik Digital	EAD603341
TEKNIK EVALUASI	NAMA TUGAS	WAKTU Pengerjaan Tugas
Tugas	Tugas 5: Praktik Rangkaian Register dan Counter	170 menit (Praktikum 1 x 170”), Minggu ke-13
CPL	CPMK	SUB CPMK
CPL-4: Mengidentifikasi, merumuskan, menganalisis dan menyelesaikan permasalahan teknik elektro.	CPMK 4.72: Menganalisis (C4) dan menyelesaikan permasalahan teknik elektro terkait mata kuliah Prak. Teknik Digital.	Sub-CPMK 4.72.1: Menganalisis (C4) akar permasalahan teknik elektro terkait mata kuliah Prak. Teknik Digital secara mendalam dan berbasis data/fakta yang relevan.
DISKRIPSI TUGAS		
Tugas 5 berupa praktik merangkai dan menguji rangkaian register dan counter di laboratorium, dinilai melalui observasi kinerja praktikum pada minggu ke-13.		

BENTUK DAN FORMAT LUARAN									
Lembar observasi/checklist kinerja praktikum beserta laporan hasil praktik rangkaian register dan counter, dikumpulkan sesuai jadwal.									
RUBRIKASI PENILAIAN									
Komponen Penilaian	Indikator Penilaian								
	E	D	C	C ⁺	B ⁻	B	B ⁺	A ⁻	A
Ketepatan dan keterampilan merangkai register dan counter	<50	50-64	55-64	65-69	70-74	75-79	80-84	85-89	90-100

RENCANA TUGAS MAHASISWA		
	Prak. Teknik Digital	EAD603341
	Prak. Teknik Digital	EAD603341
TEKNIK EVALUASI	NAMA TUGAS	WAKTU Pengerjaan Tugas
Tugas	Tugas 6 (PjBL): Perancangan, Penyelesaian, dan Presentasi Proyek Rangkaian Digital	340 menit (Praktikum 2 x 170”), Minggu ke-14 s.d. ke-15
CPL	CPMK	SUB CPMK
CPL-4: Mengidentifikasi, merumuskan, menganalisis dan menyelesaikan permasalahan teknik elektro.	CPMK 4.72: Menganalisis (C4) dan menyelesaikan permasalahan teknik elektro terkait mata kuliah Prak. Teknik Digital.	Sub-CPMK 4.72.2: Menyelesaikan (C4) dan mendemonstrasikan (P3) penyelesaian permasalahan teknik elektro terkait mata kuliah Prak. Teknik Digital dengan pendekatan yang tepat, serta menunjukkan ketekunan (A3) dalam mencoba berbagai alternatif solusi.
DISKRIPSI TUGAS		
Tugas 6 merupakan proyek praktik berbasis Project-Based Learning (PjBL) yang dikerjakan berkelompok di laboratorium selama 2 pekan. Pada Bagian 1 (minggu ke-14) mahasiswa mengidentifikasi kebutuhan dan merancang rangkaian digital sederhana (mis. penghitung/penampil digital berbasis konverter ADC/DAC). Pada Bagian 2 (minggu ke-15) mahasiswa menyelesaikan, menguji, dan mempresentasikan purwarupa rangkaian digital hasil rancangannya di hadapan dosen pengampu di laboratorium, serta menunjukkan ketekunan dalam mencoba berbagai alternatif solusi.		

BENTUK DAN FORMAT LUARAN									
Laporan tertulis proyek PjBL (perancangan, penyelesaian, dan pengujian) beserta purwarupa rangkaian digital, dipresentasikan dan didemonstrasikan di laboratorium pada minggu ke-15.									
RUBRIKASI PENILAIAN									
Komponen Penilaian	Indikator Penilaian								
	E	D	C	C ⁺	B ⁻	B	B ⁺	A ⁻	A
Ketepatan, ketekunan, dan keterampilan menyelesaikan serta mempresentasikan proyek rangkaian digital	<50	50-64	55-64	65-69	70-74	75-79	80-84	85-89	90-100

RENCANA UJIAN TENGAH SEMESTER MAHASISWA		
	Prak. Teknik Digital	EAD603341
	Prak. Teknik Digital	EAD603341
TEKNIK EVALUASI	Ujian Tengah Semester	WAKTU Pengerjaan Tugas
Ujian	Materi pertemuan ke-1 s.d. ke-7: sistem bilangan dan kode digital, aljabar Boolean, gerbang logika dasar, penyederhanaan fungsi logika, dan rangkaian kombinasional dasar.	100 menit, dilaksanakan pada Minggu ke-8
CPL	CPMK	SUB CPMK
CPL-1: Kemampuan menerapkan pengetahuan matematika, ilmu pengetahuan alam dan/atau material, teknologi informasi dan keteknikan untuk mendapatkan pemahaman menyeluruh tentang prinsip-prinsip teknik elektro. CPL-4: Mengidentifikasi, merumuskan, menganalisis dan menyelesaikan permasalahan teknik elektro.	CPMK 1.32: Menerapkan (C3) konsep dan prinsip dasar mata kuliah Prak. Teknik Digital dalam penyelesaian persoalan teknik elektro. CPMK 4.71: Merumuskan (C3) permasalahan teknik elektro terkait mata kuliah Prak. Teknik Digital.	Sub-CPMK 1.32.1 s.d. Sub-CPMK 4.71.1
DISKRIPSI TUGAS		
Ujian Tengah Semester (UTS) berupa ujian tertulis individu yang mencakup materi pertemuan ke-1 s.d. ke-7, meliputi sistem bilangan, kode digital, aljabar Boolean, gerbang logika, penyederhanaan fungsi logika, dan rangkaian kombinasional dasar.		

BENTUK DAN FORMAT LUARAN									
Lembar jawaban ujian tertulis, dikerjakan secara individu dan mandiri sesuai waktu yang ditentukan.									
RUBRIKASI PENILAIAN									
Komponen Penilaian	Indikator Penilaian								
	E	D	C	C ⁺	B ⁻	B	B ⁺	A ⁻	A
Ketepatan menjawab soal-soal ujian tengah semester materi pertemuan ke-1 s.d. ke-7	<50	50-64	55-64	65-69	70-74	75-79	80-84	85-89	90-100

RENCANA UJIAN AKHIR SEMESTER MAHASISWA

	Prak. Teknik Digital	EAD603341
	Prak. Teknik Digital	EAD603341
TEKNIK EVALUASI	Ujian Akhir Semester	WAKTU Pengerjaan Tugas
Ujian	Evaluasi dan presentasi akhir proyek PjBL rangkaian digital (lanjutan Tugas 6) di laboratorium.	170 menit (Praktikum 1 x 170”), dilaksanakan pada Minggu ke-16
CPL	CPMK	SUB CPMK
CPL-4: Mengidentifikasi, merumuskan, menganalisis dan menyelesaikan permasalahan teknik elektro.	CPMK 4.72: Menganalisis (C4) dan menyelesaikan permasalahan teknik elektro terkait mata kuliah Prak. Teknik Digital.	Sub-CPMK 4.72.2 (PjBL: tidak ada UAS tertulis, diganti evaluasi/presentasi proyek akhir)
DISKRIPSI TUGAS		
Evaluasi Akhir Semester berupa presentasi dan demonstrasi hasil akhir proyek rangkaian digital (Tugas 6, minggu ke-14 dan 15) di laboratorium di hadapan dosen pengampu. Karena mata kuliah ini bertipe PjBL, tidak ada ujian tertulis; nilai proyek akhir tercakup pada Tugas 6 dan bobot UAS pada Portofolio Penilaian adalah 0%.		

BENTUK DAN FORMAT LUARAN									
Presentasi dan demonstrasi hasil akhir purwarupa rangkaian digital beserta laporan proyek, dipresentasikan di laboratorium pada minggu ke-16.									
RUBRIKASI PENILAIAN									
Komponen Penilaian	Indikator Penilaian								
	E	D	C	C ⁺	B ⁻	B	B ⁺	A ⁻	A
Ketepatan mempresentasikan dan mempertanggungjawabkan hasil akhir proyek rangkaian digital	<50	50-64	55-64	65-69	70-74	75-79	80-84	85-89	90-100

RUBRIK PENILAIAN

SUBCPMK	Kategorisasi Tingkatan Kinerja									Pengampu Penilai
	E	D	C	C ⁺	B ⁻	B	B ⁺	A ⁻	A	
Sub-CPMK 1.32.1: Menerapkan konsep dan prinsip dasar mata kuliah Prak. Teknik Digital untuk menyelesaikan soal-soal latihan secara benar dan sistematis	<50	50-64	55-64	65-69	70-74	75-79	80-84	85-89	90-100	Dr. Bambang Panji Asmara, ST., MT. & Salmawaty Tansa, ST., M.Eng.
Sub-CPMK 1.32.2: Menerapkan dan mendemonstrasikan konsep dan prinsip dasar mata kuliah Prak. Teknik Digital secara terampil dalam menyelesaikan persoalan teknik elektro yang relevan	<50	50-64	55-64	65-69	70-74	75-79	80-84	85-89	90-100	Dr. Bambang Panji Asmara, ST., MT. & Salmawaty Tansa, ST., M.Eng.

Sub-CPMK 4.71.1: Mengidentifikasi permasalahan teknik elektro terkait mata kuliah Prak. Teknik Digital secara tepat berdasarkan data/gejala yang teramati	<50	50-64	55-64	65-69	70-74	75-79	80-84	85-89	90-100	Dr. Bambang Panji Asmara, ST., MT. & Salmawaty Tansa, ST., M.Eng.
Sub-CPMK 4.71.2: Merumuskan permasalahan teknik elektro terkait mata kuliah Prak. Teknik Digital secara sistematis dan logis dalam bentuk pernyataan masalah yang jelas	<50	50-64	55-64	65-69	70-74	75-79	80-84	85-89	90-100	Dr. Bambang Panji Asmara, ST., MT. & Salmawaty Tansa, ST., M.Eng.

Sub-CPMK 4.72.1: Menganalisis akar permasalahan teknik elektro terkait mata kuliah Prak. Teknik Digital secara mendalam dan berbasis data/fakta yang relevan	<50	50-64	55-64	65-69	70-74	75-79	80-84	85-89	90-100	Dr. Bambang Panji Asmara, ST., MT. & Salmawaty Tansa, ST., M.Eng.
Sub-CPMK 4.72.2: Menyelesaikan dan mendemonstrasikan penyelesaian permasalahan teknik elektro terkait mata kuliah Prak. Teknik Digital dengan pendekatan yang tepat, serta menunjukkan ketekunan dalam mencoba berbagai alternatif solusi	<50	50-64	55-64	65-69	70-74	75-79	80-84	85-89	90-100	Dr. Bambang Panji Asmara, ST., MT. & Salmawaty Tansa, ST., M.Eng.

REFERENSI.

DAFTAR PUSTAKA	
No	Referensi
Pustaka Utama:	
1	Mano, M.M., & Ciletti, M.D. (2018). Digital Design (6th ed.). Pearson.
2	Tocci, R.J., Widmer, N.S., & Moss, G.L. (2016). Digital Systems: Principles and Applications (12th ed.). Pearson.
3	Floyd, T.L. (2018). Digital Fundamentals (11th ed.). Pearson.
4	Roth, C.H., & Kinney, L.L. (2014). Fundamentals of Logic Design (7th ed.). Cengage Learning.
5	Wakerly, J.F. (2005). Digital Design: Principles and Practices (4th ed.). Pearson.
6	Sedra, A.S., & Smith, K.C. (2015). Microelectronic Circuits (7th ed.). Oxford University Press.
7	Brown, S., & Vranesic, Z. (2014). Fundamentals of Digital Logic with Verilog Design (3rd ed.). McGraw-Hill.
8	Modul Praktikum Teknik Digital, Jurusan Teknik Elektro, Universitas Negeri Gorontalo.
Pustaka Pendukung:	
9	Datasheet IC digital TTL/CMOS seri 74xx dan 40xx yang relevan.
10	Jurnal dan artikel ilmiah terkait rancang bangun rangkaian digital terapan.