

RENCANA PEMBELAJARAN SEMESTER (R P S)



MATAKULIAH : TEKNIK DIGITAL
KODE MK : EAD603243
SEMESTER : IV (Empat)

Penyusun:

Salmawaty Tansa, ST., M.Eng.
NIP. 197604272006042002

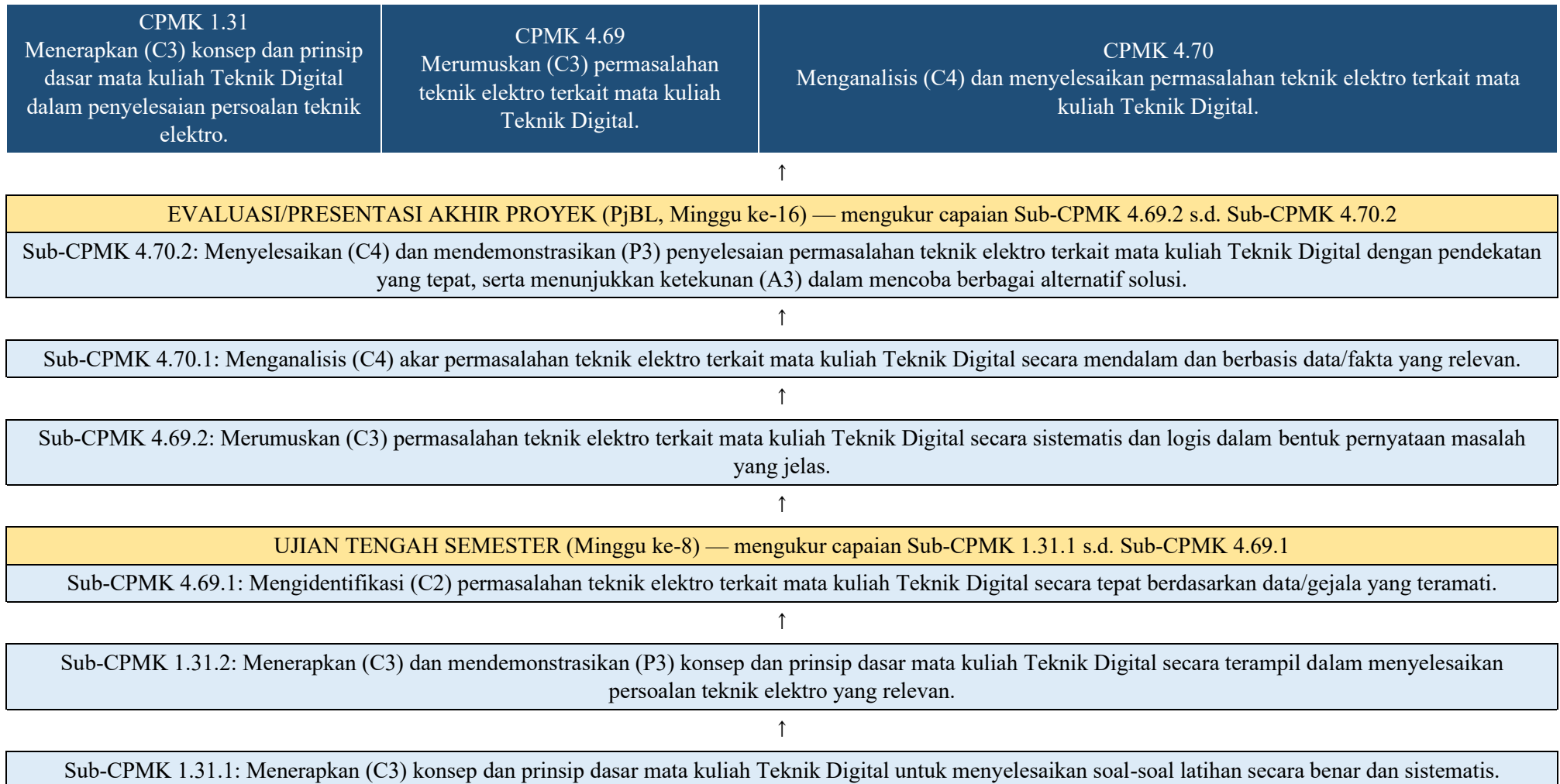
PROGRAM STUDI S1 TEKNIK ELEKTRO
JURUSAN TEKNIK ELEKTRO
FAKULTAS TEKNIK
UNIVERSITAS NEGERI GORONTALO
2026

LEMBAR PENGESAHAN

Mata Kuliah	Kode	Bobot (SKS)		Semester	Revisi
		Teori	Praktikum		
Teknik Digital	EAD603243	2	0	IV	OBE
Mata Kuliah Syarat	Tidak ada				
Kelompok Mata Kuliah	Rumpun Keahlian Elektronika				
Tim Pengajar	1. Salmawaty Tansa, ST., M.Eng. 2. Dr. Bambang Panji Asmara, ST., MT.				
Otorisasi	Validator Wakil Dekan 1  Dr. Arip Mulyanto, S.Kom., M.kom		Ketua Program Studi  Ifan Wiranto, ST.,MT		

ANALISIS INSTRUKSIONAL PEMBELAJARAN

(Peta Hubungan antar Sub-CPMK)





UNIVERSITAS NEGERI GORONTALO
FAKULTAS TEKNIK
PROGRAM STUDI SI TEKNIK ELEKTRO

**KODE
DOKUMEN**

RENCANA PEMBELAJARAN SEMESTER (RPS)

Visi Keilmuan Prodi : Mengembangkan Teknologi Bidang Elektro yang berorientasi pada Energi Baru Terbarukan Berbasis Potensi Kawasan.

MATA KULIAH	KODE	RUMPUN MATA KULIAH (RMK)	BOBOT SKS		SEMES TER	TANGGAL PENYUSUNAN
Teknik Digital	EAD603243	Rumpun Keahlian Elektronika	T= 2	P= 0	IV	30 Juli 2025
OTORISASI	DOSEN PENGEMBANG RPS		KOORDINATOR RMK	GPM (Gugus Penjaminan Mutu)	KETUA PRODI	
						
Team Teaching	Salmawaty Tansa, ST., M.Eng.		Dr. Bambang Panji Asmara, ST., MT.		Zainudin Bonok, ST.,MT	Ifan Wiranto, ST.,MT

Capaian Pembelajaran Lulusan (CPL berdasarkan Keputusan asosiasi FOREI)	CPL PRODI (Capaian Pembelajaran Lulusan Program Studi) Yang Dibebankan Pada Mata Kuliah)	
	CPL-1	Kemampuan menerapkan pengetahuan matematika, ilmu pengetahuan alam dan/atau material, teknologi informasi dan keteknikan untuk mendapatkan pemahaman menyeluruh tentang prinsip-prinsip teknik elektro.
	CPL-4	Mengidentifikasi, merumuskan, menganalisis dan menyelesaikan permasalahan teknik elektro.
Sustainable Development Goals (SDGs Terkait Mata Kuliah)	SDGs YANG DIDUKUNG MATA KULIAH	
	SDG 9	Industri, Inovasi, dan Infrastruktur
Capaian Pembelajaran Mata Kuliah (CPMK adalah turunan CPL). CPMK bisa diturunkan menjadi sub CPMK tergantung keluasan dan kedalaman serta karakteristik konten mata kuliah	CP MATA KULIAH (CPMK)	
	CPM K 1.31	Menerapkan (C3) konsep dan prinsip dasar mata kuliah Teknik Digital dalam penyelesaian persoalan teknik elektro.
	CPM K 4.69	Merumuskan (C3) permasalahan teknik elektro terkait mata kuliah Teknik Digital.
	CPM K 4.70	Menganalisis (C4) dan menyelesaikan permasalahan teknik elektro terkait mata kuliah Teknik Digital.
	Kemampuan Akhir tiap Tahapan Belajar (Sub CPMK)	
	Sub-CPM K 1.31.1	Menerapkan (C3) konsep dan prinsip dasar mata kuliah Teknik Digital untuk menyelesaikan soal-soal latihan secara benar dan sistematis.
	Sub-CPM K 1.31.2	Menerapkan (C3) dan mendemonstrasikan (P3) konsep dan prinsip dasar mata kuliah Teknik Digital secara terampil dalam menyelesaikan persoalan teknik elektro yang relevan.
	Sub-CPM	Mengidentifikasi (C2) permasalahan teknik elektro terkait mata kuliah Teknik Digital secara tepat berdasarkan data/gejala yang teramati.

	K 4.69. 1							
	Sub-CPM K 4.69. 2	Merumuskan (C3) permasalahan teknik elektro terkait mata kuliah Teknik Digital secara sistematis dan logis dalam bentuk pernyataan masalah yang jelas.						
	Sub-CPM K 4.70. 1	Menganalisis (C4) akar permasalahan teknik elektro terkait mata kuliah Teknik Digital secara mendalam dan berbasis data/fakta yang relevan.						
	Sub-CPM K 4.70. 2	Menyelesaikan (C4) dan mendemonstrasikan (P3) penyelesaian permasalahan teknik elektro terkait mata kuliah Teknik Digital dengan pendekatan yang tepat, serta menunjukkan ketekunan (A3) dalam mencoba berbagai alternatif solusi.						
Korelasi CPL Terhadap CPMK	CPL	CPMK 1.31		CPMK 4.69		CPMK 4.70		
	CPL-1	v						
	CPL-4			v		v		
Korelasi CPMK Terhadap Sub-CPMK	CPM K	Sub-CPMK 1.31.1		Sub-CPMK 1.31.2	Sub-CPMK 4.69.1	Sub-CPMK 4.69.2	Sub-CPMK 4.70.1	Sub-CPMK 4.70.2
	CPM K 1.31	v		v				
	CPM K 4.69				v	v		
	CPM K 4.70						v	v

Deskripsi Singkat Mata Kuliah	Mata kuliah Teknik Digital membahas konsep dan prinsip dasar sistem digital meliputi sistem bilangan dan kode, aljabar Boolean dan gerbang logika dasar, penyederhanaan fungsi logika, rangkaian logika kombinasional (adder, multiplexer, decoder, encoder), rangkaian logika sekuensial (flip-flop, register, counter), hingga pengantar konverter ADC/DAC, beserta penerapannya dalam penyelesaian persoalan teknik elektro melalui proyek rancang bangun rangkaian digital sederhana.	
Bahan Kajian / Materi Pembelajaran	1.	Sistem bilangan dan kode digital: biner, oktal, desimal, heksadesimal, BCD, dan kode Gray.
	2.	Aljabar Boolean dan gerbang logika dasar (AND, OR, NOT, NAND, NOR, XOR, XNOR).
	3.	Penyederhanaan fungsi logika dengan Peta Karnaugh dan metode Quine-McCluskey.
	4.	Rangkaian logika kombinasional: adder, multiplexer, decoder, dan encoder.
	5.	Rangkaian logika sekuensial: flip-flop, register, dan counter.
	6.	Pengantar konverter ADC/DAC dan aplikasi rangkaian digital dalam proyek rancang bangun sederhana.
Pustaka	Utama :	
	1.	Mano, M.M., & Ciletti, M.D. (2018). Digital Design (6th ed.). Pearson.
	2.	Tocci, R.J., Widmer, N.S., & Moss, G.L. (2016). Digital Systems: Principles and Applications (12th ed.). Pearson.
	3.	Floyd, T.L. (2018). Digital Fundamentals (11th ed.). Pearson.
	4.	Roth, C.H., & Kinney, L.L. (2014). Fundamentals of Logic Design (7th ed.). Cengage Learning.
	5.	Wakerly, J.F. (2005). Digital Design: Principles and Practices (4th ed.). Pearson.
	6.	Sedra, A.S., & Smith, K.C. (2015). Microelectronic Circuits (7th ed.). Oxford University Press.
	7.	Brown, S., & Vranesic, Z. (2014). Fundamentals of Digital Logic with Verilog Design (3rd ed.). McGraw-Hill.
	8.	Modul Ajar Teknik Digital, Jurusan Teknik Elektro, Universitas Negeri Gorontalo.
	Pendukung :	
	9.	Datasheet IC digital TTL/CMOS seri 74xx dan 40xx yang relevan.
	10.	Jurnal dan artikel ilmiah terkait rancang bangun rangkaian digital terapan.
Dosen Pengampu	Salmawaty Tansa, ST., M.Eng. Dr. Bambang Panji Asmara, ST., MT.	
Mata Kuliah Syarat (Jika Ada)	Tidak ada	

Minggu Ke-	Kemampuan Akhir Yang Diharapkan (Sub CPMK)	Materi Pembelajaran	Bentuk Pembelajaran [Estimasi Waktu]		Indikator dan Kriteria	Penilaian			Referensi
			Luring	Daring		Kelompok & Jenis	Teknik, Instrumen & Bentuk	Bobot (%)	
1	Sub-CPMK 1.31.1 Menerapkan (C3) konsep dan prinsip dasar mata kuliah Teknik Digital untuk menyelesaikan soal-soal latihan secara benar dan sistematis.	1. Kontrak perkuliahan; pengantar sistem digital dan sistem bilangan (biner, oktal, desimal, heksadesimal)	Bentuk : Kuliah Metode : Ceramah interaktif & tanya jawab Media Utama : Bahan ajar Slide presentasi Media Pendukung : Laptop LCD Waktu : TM : 2 x 50" TT : 2 x 60" BM : 2 x 60"		1.1. Kontrak perkuliahan; pengantar sistem digital dan sistem bilangan (biner, oktal, desimal, heksadesimal).	Kelompok : Kognitif Jenis : Kuis	Teknik : Kuis Instrumen Pilihan Ganda/Isian Singkat Bentuk: Kuis 1	5	1,2,8
2	Sub-CPMK 1.31.1 Menerapkan (C3) konsep dan prinsip dasar mata kuliah Teknik Digital untuk menyelesaikan soal-soal latihan secara benar dan sistematis.	Lanjutan sistem bilangan: kode BCD dan kode Gray; konversi antar sistem bilangan.	Bentuk : Kuliah Metode : Ceramah Media Utama : Bahan ajar Slide presentasi Media Pendukung : Laptop LCD		2.1. Lanjutan sistem bilangan: kode BCD dan kode Gray; konversi antar sistem bilangan.	Kelompok : Kognitif Jenis : -	-	-	1,2,8

			Waktu : TM : 2 x 50" TT : 2 x 60" BM : 2 x 60"						
3	Sub-CPMK 1.31.1 Menerapkan (C3) konsep dan prinsip dasar mata kuliah Teknik Digital untuk menyelesaikan soal-soal latihan secara benar dan sistematis.	Diskusi kelompok: penerapan sistem bilangan dan kode digital untuk menyelesaikan soal-soal latihan.	Bentuk : Diskusi Metode : Diskusi kelompok Media Utama : Bahan ajar Slide presentasi Media Pendukung : Laptop LCD Waktu : TM : 2 x 50" TT : 2 x 60" BM : 2 x 60"		3.1. Diskusi kelompok: penerapan sistem bilangan dan kode digital untuk menyelesaikan soal-soal latihan.	Kelompok : Kognitif Jenis : Tugas	Teknik : Penugasan Kelompok Instrumen Rubrik Deskriptif Bentuk: Tugas 1	7	1,2,8
4	Sub-CPMK 1.31.2 Menerapkan (C3) dan mendemonstrasikan (P3) konsep dan prinsip dasar mata kuliah Teknik Digital secara terampil dalam menyelesaikan persoalan teknik elektro yang relevan.	Aljabar Boolean dan gerbang logika dasar (AND, OR, NOT, NAND, NOR, XOR, XNOR).	Bentuk : Kuliah Metode : Ceramah interaktif & tanya jawab Media Utama : Bahan ajar Slide presentasi Media Pendukung : Laptop LCD Waktu : TM : 2 x 50"		4.1. Aljabar Boolean dan gerbang logika dasar (AND, OR, NOT, NAND, NOR, XOR, XNOR).	Kelompok : Kognitif Jenis : Kuis	Teknik : Kuis Instrumen Pilihan Ganda/Isian Singkat Bentuk: Kuis 2	4	1,3,8

			TT : 2 x 60" BM : 2 x 60"						
5	Sub-CPMK 1.31.2 Menerapkan (C3) dan mendemonstrasikan (P3) konsep dan prinsip dasar mata kuliah Teknik Digital secara terampil dalam menyelesaikan persoalan teknik elektro yang relevan.	Lanjutan aljabar Boolean: penyederhanaan fungsi logika dengan Peta Karnaugh.	Bentuk : Kuliah Metode : Ceramah Media Utama : Bahan ajar Slide presentasi Media Pendukung : Laptop LCD Waktu : TM : 2 x 50" TT : 2 x 60" BM : 2 x 60"		5.1. Lanjutan aljabar Boolean: penyederhanaan fungsi logika dengan Peta Karnaugh.	Kelompok : Kognitif Jenis : -	-	-	1,3,8
6	Sub-CPMK 1.31.2 Menerapkan (C3) dan mendemonstrasikan (P3) konsep dan prinsip dasar mata kuliah Teknik Digital secara terampil dalam menyelesaikan persoalan teknik elektro yang relevan.	Diskusi kelompok: penerapan dan pendemonstrasian penyederhanaan fungsi logika untuk menyelesaikan persoalan teknik elektro.	Bentuk : Diskusi Metode : Diskusi kelompok Media Utama : Bahan ajar Slide presentasi Media Pendukung : Laptop LCD Waktu : TM : 2 x 50" TT : 2 x 60" BM : 2 x 60"		6.1. Diskusi kelompok: penerapan dan pendemonstrasian penyederhanaan fungsi logika untuk menyelesaikan persoalan teknik elektro.	Kelompok : Psikomotorik Jenis : Tugas	Teknik : Penugasan Kelompok Instrumen Rubrik Deskriptif Bentuk: Tugas 2	6	1,3,8

7	Sub-CPMK 4.69.1 Mengidentifikasi (C2) permasalahan teknik elektro terkait mata kuliah Teknik Digital secara tepat berdasarkan data/gejala yang teramati.	Rangkaian logika kombinasional: adder dan multiplexer.	Bentuk : Kuliah Metode : Ceramah interaktif & tanya jawab Media Utama : Bahan ajar Slide presentasi Media Pendukung : Laptop LCD Waktu : TM : 2 x 50" TT : 2 x 60" BM : 2 x 60"		7.1. Rangkaian logika kombinasional: adder dan multiplexer.	Kelompok : Kognitif Jenis : Kuis	Teknik : Kuis Instrumen Pilihan Ganda/Isi an Singkat Bentuk: Kuis 3	5	1,4,8
8	UTS Ujian Tengah Semester	Ujian Tengah Semester (UTS) — materi minggu 1 s.d. 7 (sistem bilangan, aljabar Boolean, gerbang logika, penyederhanaan fungsi logika, rangkaian kombinasional dasar).	Bentuk : Ujian di kelas Metode : Tes tertulis Media Utama : Bahan ajar Slide presentasi Media Pendukung : Laptop LCD Waktu : TM : 2 x 50" TT : 2 x 60" BM : 2 x 60"		Ujian Tengah Semester (UTS) — materi minggu 1 s.d. 7 (sistem bilangan, aljabar Boolean, gerbang logika, penyederhanaan fungsi logika, rangkaian kombinasional dasar).	Kelompok : Kognitif Jenis : Ujian	Teknik : Tes Tertulis Instrumen Soal Esai/Uraian Bentuk: UTS	24	1,2,3,4,8

9	Sub-CPMK 4.69.1 Mengidentifikasi (C2) permasalahan teknik elektro terkait mata kuliah Teknik Digital secara tepat berdasarkan data/gejala yang teramati.	Diskusi kelompok: identifikasi permasalahan teknik elektro terkait rangkaian kombinasional (decoder dan encoder).	Bentuk : Diskusi Metode : Diskusi kelompok Media Utama : Bahan ajar Slide presentasi Media Pendukung : Laptop LCD Waktu : TM : 2 x 50" TT : 2 x 60" BM : 2 x 60"		9.1 Diskusi kelompok: identifikasi permasalahan teknik elektro terkait rangkaian kombinasional (decoder dan encoder).	Kelompok : Kognitif Jenis : Tugas	Teknik : Penugasan Kelompok Instrumen Rubrik Deskriptif Bentuk: Tugas 3	6	1,4,8
10	Sub-CPMK 4.69.2 Merumuskan (C3) permasalahan teknik elektro terkait mata kuliah Teknik Digital secara sistematis dan logis dalam bentuk pernyataan masalah yang jelas.	Rangkaian logika sekuensial: flip-flop (SR, D, JK, T).	Bentuk : Kuliah Metode : Ceramah interaktif & tanya jawab Media Utama : Bahan ajar Slide presentasi Media Pendukung : Laptop LCD Waktu : TM : 2 x 50" TT : 2 x 60" BM : 2 x 60"		10.1. Rangkaian logika sekuensial: flip-flop (SR, D, JK, T).	Kelompok : Kognitif Jenis : Kuis	Teknik : Kuis Instrumen Pilihan Ganda/Isian Singkat Bentuk: Kuis 4	4	1,5,8
11	Sub-CPMK 4.69.2 Merumuskan (C3) permasalahan	Diskusi kelompok: perumusan permasalahan	Bentuk : Diskusi Metode :		11.1. Diskusi kelompok: perumusan	Kelompok : Kognitif	Teknik : Penugasan Kelompok	6	1,5,8

	teknik elektro terkait mata kuliah Teknik Digital secara sistematis dan logis dalam bentuk pernyataan masalah yang jelas.	teknik elektro terkait rangkaian flip-flop.	Diskusi kelompok Media Utama : Bahan ajar Slide presentasi Media Pendukung : Laptop LCD Waktu : TM : 2 x 50" TT : 2 x 60" BM : 2 x 60"		permasalahan teknik elektro terkait rangkaian flip-flop.	Jenis : Tugas	Instrumen Rubrik Deskriptif Bentuk: Tugas 4		
12	Sub-CPMK 4.70.1 Menganalisis (C4) akar permasalahan teknik elektro terkait mata kuliah Teknik Digital secara mendalam dan berbasis data/fakta yang relevan.	Rangkaian logika sekuensial lanjutan: register dan counter.	Bentuk : Kuliah Metode : Ceramah interaktif & tanya jawab Media Utama : Bahan ajar Slide presentasi Media Pendukung : Laptop LCD Waktu : TM : 2 x 50" TT : 2 x 60" BM : 2 x 60"		12.1.Rangkaian logika sekuensial lanjutan: register dan counter.	Kelompok : Kognitif Jenis : Kuis	Teknik : Kuis Instrumen Pilihan Ganda/Isian Singkat Bentuk: Kuis 5	8	1,5,8
13	Sub-CPMK 4.70.1 Menganalisis (C4) akar permasalahan teknik elektro terkait mata kuliah Teknik Digital	Diskusi kelompok: analisis akar permasalahan teknik elektro terkait	Bentuk : Diskusi Metode : Diskusi kelompok Media Utama : Bahan ajar		13.1.Diskusi kelompok: analisis akar permasalahan teknik elektro	Kelompok : Kognitif Jenis : Tugas	Teknik : Penugasan Kelompok Instrumen Rubrik Deskriptif	6	1,5,8

	secara mendalam dan berbasis data/fakta yang relevan.	rangkaian register dan counter.	Slide presentasi Media Pendukung : Laptop LCD Waktu : TM : 2 x 50" TT : 2 x 60" BM : 2 x 60"		terkait rangkaian register dan counter.		Bentuk: Tugas 5		
14	Sub-CPMK 4.70.2 Menyelesaikan (C4) dan mendemonstrasikan (P3) penyelesaian permasalahan teknik elektro terkait mata kuliah Teknik Digital dengan pendekatan yang tepat, serta menunjukkan ketekunan (A3) dalam mencoba berbagai alternatif solusi.	Proyek PjBL (Bag. 1): identifikasi kebutuhan dan perancangan rangkaian digital sederhana (mis. penghitung/penampil digital) berbasis konverter ADC/DAC.	Bentuk : PjBL Metode : Project-Based Learning Media Utama : Bahan ajar Slide presentasi Media Pendukung : Laptop LCD Waktu : TM : 2 x 50" TT : 2 x 60" BM : 2 x 60"		14.1. Proyek PjBL (Bag. 1): identifikasi kebutuhan dan perancangan rangkaian digital sederhana (mis. penghitung/penampil digital) berbasis konverter ADC/DAC.	Kelompok : Psikomotorik Jenis : Tugas	- Teknik : Penggunaan Kelompok Instrumen Rubrik Deskriptif Bentuk: Tugas 6	8	1,2,3,4,5,6,7,8
15	Sub-CPMK 4.70.2 Menyelesaikan (C4) dan mendemonstrasikan (P3) penyelesaian permasalahan teknik elektro terkait mata kuliah Teknik Digital	Proyek PjBL (Bag. 2): penyelesaian, pengujian, dan presentasi purwarupa rangkaian digital hasil proyek.	Bentuk : PjBL Metode : Presentasi & demonstrasi proyek Media Utama : Bahan ajar Slide presentasi		15.1. Proyek PjBL (Bag. 2): penyelesaian, pengujian, dan presentasi	Kelompok : Psikomotorik Jenis : Presentasi	- Teknik : Unjuk Kerja/Presentasi Instrumen Rubrik Deskriptif	11	1,2,3,4,5,6,7,8

	dengan pendekatan yang tepat, serta menunjukkan ketekunan (A3) dalam mencoba berbagai alternatif solusi.		Media Pendukung : Laptop LCD Waktu : TM : 2 x 50" TT : 2 x 60" BM : 2 x 60"		purwarupa rangkaian digital hasil proyek.		Bentuk: Tugas 6 (Presentasi)		
16	Evaluasi/Presentasi Akhir Proyek (PjBL: tidak ada UAS tertulis)	Evaluasi dan presentasi akhir proyek PjBL rangkaian digital (lanjutan/penilaian akhir Tugas 6); nilai proyek tercakup pada Tugas 6, tidak ada ujian tertulis.	Bentuk : PjBL - Evaluasi/Presentasi Proyek Akhir Metode : Presentasi & demonstrasi akhir Media Utama : Bahan ajar Slide presentasi Media Pendukung : Laptop LCD Waktu : TM : 2 x 50" TT : 2 x 60" BM : 2 x 60"		Evaluasi dan presentasi akhir proyek PjBL rangkaian digital (lanjutan/penilaian akhir Tugas 6); nilai proyek tercakup pada Tugas 6, tidak ada ujian tertulis.	Kelompok : Psikomotorik Jenis : -	-	-	1,2,3,4,5,6,7,8

PORTOFOLIO PENILAIAN & EVALUASI KETERCAPAIAN CPL MAHASISWA

Mg	CPL	CPMK	Sub-CPMK	Indikator	Bentuk Penilaian	Bobot Nilai (%)	Bobot (%) Sub-CPMK	Nilai Mhs	Capaian CPL pada MK
1	CPL-1	CPMK 1.31	Sub-CPMK 1.31.1	1.31.1	Kuis 1: Sistem Bilangan dan Sistem Digital	5	5		
2	CPL-1	CPMK 1.31	Sub-CPMK 1.31.1	1.31.1	-	-	-		
3	CPL-1	CPMK 1.31	Sub-CPMK 1.31.1	1.31.1	Tugas 1: Penerapan Sistem Bilangan dan Kode Digital	7	7		
4	CPL-1	CPMK 1.31	Sub-CPMK 1.31.2	1.31.2	Kuis 2: Aljabar Boolean dan Gerbang Logika Dasar	4	4		
5	CPL-1	CPMK 1.31	Sub-CPMK 1.31.2	1.31.2	-	-	-		
6	CPL-1	CPMK 1.31	Sub-CPMK 1.31.2	1.31.2	Tugas 2: Penyederhanaan Fungsi Logika dengan Peta Karnaugh	6	6		
7	CPL-4	CPMK 4.69	Sub-CPMK 4.69.1	4.69.1	Kuis 3: Rangkaian Logika Kombinasional (Adder dan Multiplexer)	5	5		
8	CPL-1/CPL-4	CPMK 1.31-4.69	UTS	1.31.1-4.69.1	Ujian Tengah Semester (UTS) — materi minggu 1 s.d. 7	24	24		
9	CPL-4	CPMK 4.69	Sub-CPMK 4.69.1	4.69.1	Tugas 3: Identifikasi Permasalahan Rangkaian Decoder dan Encoder	6	6		

Mg	CPL	CPMK	Sub-CPMK	Indikator	Bentuk Penilaian	Bobot Nilai (%)	Bobot (%) Sub-CPMK	Nilai Mhs	Capaian CPL pada MK
10	CPL-4	CPMK 4.69	Sub-CPMK 4.69.2	4.69.2	Kuis 4: Rangkaian Logika Sekuensial (Flip-Flop)	4	4		
11	CPL-4	CPMK 4.69	Sub-CPMK 4.69.2	4.69.2	Tugas 4: Perumusan Masalah Rangkaian Flip-Flop	6	6		
12	CPL-4	CPMK 4.70	Sub-CPMK 4.70.1	4.70.1	Kuis 5: Register dan Counter	8	8		
13	CPL-4	CPMK 4.70	Sub-CPMK 4.70.1	4.70.1	Tugas 5: Analisis Akar Permasalahan Register dan Counter	6	6		
14	CPL-4	CPMK 4.70	Sub-CPMK 4.70.2	4.70.2	Tugas 6 (PjBL): Perancangan Rangkaian Digital (Bag. 1)	8	8		
15	CPL-4	CPMK 4.70	Sub-CPMK 4.70.2	4.70.2	Tugas 6 (PjBL): Penyelesaian dan Presentasi Proyek (Bag. 2)	11	11		
16	CPL-4	CPMK 4.70	UAS	4.70.2	Evaluasi/Presentasi Akhir Proyek (PjBL — nilai proyek tercakup pada Tugas 6, tidak ada UAS tertulis)	0	0		
TOTAL BOBOT						100	100		

Nilai akhir mahasiswa = Σ (Nilai mahasiswa x Bobot%). Ketercapaian CPL mata kuliah dihitung dari agregasi penilaian yang memetakan CPMK/Sub-CPMK terhadap CPL-1 dan CPL-4.

RENCANA KUIS MAHASISWA		
	Teknik Digital	EAD603243
	Teknik Digital	EAD603243
TEKNIK EVALUASI	NAMA KUIS	WAKTU Pengerjaan Tugas
Kuis	Kuis 1: Sistem Bilangan dan Sistem Digital	± 20 menit (Minggu ke-1)
CPL	CPMK	SUB CPMK
CPL-1: Kemampuan menerapkan pengetahuan matematika, ilmu pengetahuan alam dan/atau material, teknologi informasi dan keteknikan untuk mendapatkan pemahaman menyeluruh tentang prinsip-prinsip teknik elektro.	CPMK 1.31: Menerapkan (C3) konsep dan prinsip dasar mata kuliah Teknik Digital dalam penyelesaian persoalan teknik elektro.	Sub-CPMK 1.31.1: Menerapkan (C3) konsep dan prinsip dasar mata kuliah Teknik Digital untuk menyelesaikan soal-soal latihan secara benar dan sistematis.
DISKRIPSI TUGAS		
Kuis 1 berupa soal pilihan ganda/isian singkat mengenai sistem bilangan (biner, oktal, desimal, heksadesimal) dan kode digital, dikerjakan secara mandiri di akhir sesi perkuliahan minggu ke-1.		

BENTUK DAN FORMAT LUARAN									
Jawaban kuis dalam bentuk pilihan ganda/isian singkat, dikerjakan secara tertulis atau melalui sistem e-learning, diselesaikan dalam waktu $\pm$ 20 menit.									
RUBRIKASI PENILAIAN									
Komponen Penilaian	Indikator Penilaian								
	E	D	C	C ⁺	B ⁻	B	B ⁺	A ⁻	A
Ketepatan menerapkan konsep sistem bilangan dan sistem digital	<50	50-64	55-64	65-69	70-74	75-79	80-84	85-89	90-100

RENCANA KUIS MAHASISWA		
	Teknik Digital	EAD603243
	Teknik Digital	EAD603243
TEKNIK EVALUASI	NAMA KUIS	WAKTU Pengerjaan Tugas
Kuis	Kuis 2: Aljabar Boolean dan Gerbang Logika Dasar	± 20 menit (Minggu ke-4)
CPL	CPMK	SUB CPMK
CPL-1: Kemampuan menerapkan pengetahuan matematika, ilmu pengetahuan alam dan/atau material, teknologi informasi dan keteknikan untuk mendapatkan pemahaman menyeluruh tentang prinsip-prinsip teknik elektro.	CPMK 1.31: Menerapkan (C3) konsep dan prinsip dasar mata kuliah Teknik Digital dalam penyelesaian persoalan teknik elektro.	Sub-CPMK 1.31.2: Menerapkan (C3) dan mendemonstrasikan (P3) konsep dan prinsip dasar mata kuliah Teknik Digital secara terampil dalam menyelesaikan persoalan teknik elektro yang relevan.
DISKRIPSI TUGAS		
Kuis 2 berupa soal pilihan ganda/isian singkat mengenai aljabar Boolean dan gerbang logika dasar, dikerjakan secara mandiri di akhir sesi perkuliahan minggu ke-4.		

BENTUK DAN FORMAT LUARAN									
Jawaban kuis dalam bentuk pilihan ganda/isian singkat, dikerjakan secara tertulis atau melalui sistem e-learning, diselesaikan dalam waktu $\pm$ 20 menit.									
RUBRIKASI PENILAIAN									
Komponen Penilaian	Indikator Penilaian								
	E	D	C	C ⁺	B ⁻	B	B ⁺	A ⁻	A
Ketepatan dan keterampilan menerapkan aljabar Boolean dan gerbang logika dasar	<50	50-64	55-64	65-69	70-74	75-79	80-84	85-89	90-100

RENCANA KUIS MAHASISWA		
	Teknik Digital	EAD603243
	Teknik Digital	EAD603243
TEKNIK EVALUASI	NAMA KUIS	WAKTU Pengerjaan Tugas
Kuis	Kuis 3: Rangkaian Logika Kombinasional (Adder dan Multiplexer)	± 20 menit (Minggu ke-7)
CPL	CPMK	SUB CPMK
CPL-4: Mengidentifikasi, merumuskan, menganalisis dan menyelesaikan permasalahan teknik elektro.	CPMK 4.69: Merumuskan (C3) permasalahan teknik elektro terkait mata kuliah Teknik Digital.	Sub-CPMK 4.69.1: Mengidentifikasi (C2) permasalahan teknik elektro terkait mata kuliah Teknik Digital secara tepat berdasarkan data/gejala yang teramati.
DISKRIPSI TUGAS		
Kuis 3 berupa soal pilihan ganda/isian singkat mengenai rangkaian logika kombinasional (adder dan multiplexer), dikerjakan secara mandiri di akhir sesi perkuliahan minggu ke-7.		

BENTUK DAN FORMAT LUARAN									
Jawaban kuis dalam bentuk pilihan ganda/isian singkat, dikerjakan secara tertulis atau melalui sistem e-learning, diselesaikan dalam waktu $\pm$ 20 menit.									
RUBRIKASI PENILAIAN									
Komponen Penilaian	Indikator Penilaian								
	E	D	C	C ⁺	B ⁻	B	B ⁺	A ⁻	A
Ketepatan mengidentifikasi permasalahan terkait rangkaian kombinasional	<50	50-64	55-64	65-69	70-74	75-79	80-84	85-89	90-100

RENCANA KUIS MAHASISWA		
	Teknik Digital	EAD603243
	Teknik Digital	EAD603243
TEKNIK EVALUASI	NAMA KUIS	WAKTU Pengerjaan Tugas
Kuis	Kuis 4: Rangkaian Logika Sekuensial (Flip-Flop)	± 20 menit (Minggu ke-10)
CPL	CPMK	SUB CPMK
CPL-4: Mengidentifikasi, merumuskan, menganalisis dan menyelesaikan permasalahan teknik elektro.	CPMK 4.69: Merumuskan (C3) permasalahan teknik elektro terkait mata kuliah Teknik Digital.	Sub-CPMK 4.69.2: Merumuskan (C3) permasalahan teknik elektro terkait mata kuliah Teknik Digital secara sistematis dan logis dalam bentuk pernyataan masalah yang jelas.
DISKRIPSI TUGAS		
Kuis 4 berupa soal pilihan ganda/isian singkat mengenai rangkaian logika sekuensial flip-flop, dikerjakan secara mandiri di akhir sesi perkuliahan minggu ke-10.		

BENTUK DAN FORMAT LUARAN									
Jawaban kuis dalam bentuk pilihan ganda/isian singkat, dikerjakan secara tertulis atau melalui sistem e-learning, diselesaikan dalam waktu $\pm$ 20 menit.									
RUBRIKASI PENILAIAN									
Komponen Penilaian	Indikator Penilaian								
	E	D	C	C ⁺	B ⁻	B	B ⁺	A ⁻	A
Ketepatan merumuskan permasalahan terkait rangkaian flip-flop	<50	50-64	55-64	65-69	70-74	75-79	80-84	85-89	90-100

RENCANA KUIS MAHASISWA		
	Teknik Digital	EAD603243
	Teknik Digital	EAD603243
TEKNIK EVALUASI	NAMA KUIS	WAKTU Pengerjaan Tugas
Kuis	Kuis 5: Register dan Counter	± 20 menit (Minggu ke-12)
CPL	CPMK	SUB CPMK
CPL-4: Mengidentifikasi, merumuskan, menganalisis dan menyelesaikan permasalahan teknik elektro.	CPMK 4.70: Menganalisis (C4) dan menyelesaikan permasalahan teknik elektro terkait mata kuliah Teknik Digital.	Sub-CPMK 4.70.1: Menganalisis (C4) akar permasalahan teknik elektro terkait mata kuliah Teknik Digital secara mendalam dan berbasis data/fakta yang relevan.
DISKRIPSI TUGAS		
Kuis 5 berupa soal pilihan ganda/isian singkat mengenai rangkaian register dan counter, dikerjakan secara mandiri di akhir sesi perkuliahan minggu ke-12.		

BENTUK DAN FORMAT LUARAN									
Jawaban kuis dalam bentuk pilihan ganda/isian singkat, dikerjakan secara tertulis atau melalui sistem e-learning, diselesaikan dalam waktu $\pm$ 20 menit.									
RUBRIKASI PENILAIAN									
Komponen Penilaian	Indikator Penilaian								
	E	D	C	C ⁺	B ⁻	B	B ⁺	A ⁻	A
Ketepatan menganalisis akar permasalahan terkait register dan counter	<50	50-64	55-64	65-69	70-74	75-79	80-84	85-89	90-100

RENCANA TUGAS MAHASISWA		
	Teknik Digital	EAD603243
	Teknik Digital	EAD603243
TEKNIK EVALUASI	NAMA TUGAS	WAKTU Pengerjaan Tugas
Tugas	Tugas 1: Penerapan Sistem Bilangan dan Kode Digital	1 pekan (Minggu ke-3)
CPL	CPMK	SUB CPMK
CPL-1: Kemampuan menerapkan pengetahuan matematika, ilmu pengetahuan alam dan/atau material, teknologi informasi dan keteknikan untuk mendapatkan pemahaman menyeluruh tentang prinsip-prinsip teknik elektro.	CPMK 1.31: Menerapkan (C3) konsep dan prinsip dasar mata kuliah Teknik Digital dalam penyelesaian persoalan teknik elektro.	Sub-CPMK 1.31.1: Menerapkan (C3) konsep dan prinsip dasar mata kuliah Teknik Digital untuk menyelesaikan soal-soal latihan secara benar dan sistematis.
DISKRIPSI TUGAS		
Tugas 1 berupa penyelesaian soal-soal latihan konversi dan penerapan sistem bilangan serta kode digital secara berkelompok, dikumpulkan pada pertemuan minggu ke-3.		

BENTUK DAN FORMAT LUARAN									
Laporan tertulis penyelesaian soal-soal latihan sistem bilangan dan kode digital, format A4, dikumpulkan dalam bentuk dokumen (cetak/digital) sesuai jadwal.									
RUBRIKASI PENILAIAN									
Komponen Penilaian	Indikator Penilaian								
	E	D	C	C ⁺	B ⁻	B	B ⁺	A ⁻	A
Ketepatan menerapkan sistem bilangan dan kode digital	<50	50-64	55-64	65-69	70-74	75-79	80-84	85-89	90-100

RENCANA TUGAS MAHASISWA		
	Teknik Digital	EAD603243
	Teknik Digital	EAD603243
TEKNIK EVALUASI	NAMA TUGAS	WAKTU Pengerjaan Tugas
Tugas	Tugas 2: Penyederhanaan Fungsi Logika dengan Peta Karnaugh	1 pekan (Minggu ke-6)
CPL	CPMK	SUB CPMK
CPL-1: Kemampuan menerapkan pengetahuan matematika, ilmu pengetahuan alam dan/atau material, teknologi informasi dan	CPMK 1.31: Menerapkan (C3) konsep dan prinsip dasar mata kuliah Teknik Digital dalam penyelesaian persoalan teknik elektro.	Sub-CPMK 1.31.2: Menerapkan (C3) dan mendemonstrasikan (P3) konsep dan prinsip dasar mata kuliah Teknik Digital secara terampil dalam menyelesaikan persoalan teknik elektro yang relevan.

keteknikan untuk mendapatkan pemahaman menyeluruh tentang prinsip-prinsip teknik elektro.		
DISKRIPSI TUGAS		
Tugas 2 berupa diskusi kelompok dan penyusunan laporan penyederhanaan fungsi logika menggunakan Peta Karnaugh pada persoalan teknik elektro yang relevan, dikumpulkan pada pertemuan minggu ke-6.		

BENTUK DAN FORMAT LUARAN									
Laporan tertulis hasil penyederhanaan fungsi logika dengan Peta Karnaugh, disertai dokumentasi/demonstrasi keterampilan, dikumpulkan sesuai jadwal.									
RUBRIKASI PENILAIAN									
Komponen Penilaian	Indikator Penilaian								
	E	D	C	C ⁺	B ⁻	B	B ⁺	A ⁻	A
Ketepatan dan keterampilan menyederhanakan fungsi logika	<50	50-64	55-64	65-69	70-74	75-79	80-84	85-89	90-100

RENCANA TUGAS MAHASISWA		
	Teknik Digital	EAD603243
	Teknik Digital	EAD603243
TEKNIK EVALUASI	NAMA TUGAS	WAKTU Pengerjaan Tugas
Tugas	Tugas 3: Identifikasi Permasalahan Rangkaian Decoder dan Encoder	1 pekan (Minggu ke-9)
CPL	CPMK	SUB CPMK
CPL-4: Mengidentifikasi, merumuskan, menganalisis dan menyelesaikan permasalahan teknik elektro.	CPMK 4.69: Merumuskan (C3) permasalahan teknik elektro terkait mata kuliah Teknik Digital.	Sub-CPMK 4.69.1: Mengidentifikasi (C2) permasalahan teknik elektro terkait mata kuliah Teknik Digital secara tepat berdasarkan data/gejala yang teramati.
DISKRIPSI TUGAS		
Tugas 3 berupa diskusi kelompok untuk mengidentifikasi permasalahan teknik elektro terkait rangkaian decoder dan encoder berdasarkan data/gejala yang teramati, dikumpulkan pada pertemuan minggu ke-9.		

BENTUK DAN FORMAT LUARAN									
Laporan tertulis hasil identifikasi permasalahan teknik elektro terkait rangkaian decoder dan encoder, dikumpulkan sesuai jadwal.									
RUBRIKASI PENILAIAN									
Komponen Penilaian	Indikator Penilaian								
	E	D	C	C ⁺	B ⁻	B	B ⁺	A ⁻	A
Ketepatan mengidentifikasi permasalahan rangkaian decoder dan encoder	<50	50-64	55-64	65-69	70-74	75-79	80-84	85-89	90-100

RENCANA TUGAS MAHASISWA		
	Teknik Digital	EAD603243
	Teknik Digital	EAD603243
TEKNIK EVALUASI	NAMA TUGAS	WAKTU Pengerjaan Tugas
Tugas	Tugas 4: Perumusan Masalah Rangkaian Flip-Flop	1 pekan (Minggu ke-11)
CPL	CPMK	SUB CPMK
CPL-4: Mengidentifikasi, merumuskan, menganalisis dan menyelesaikan permasalahan teknik elektro.	CPMK 4.69: Merumuskan (C3) permasalahan teknik elektro terkait mata kuliah Teknik Digital.	Sub-CPMK 4.69.2: Merumuskan (C3) permasalahan teknik elektro terkait mata kuliah Teknik Digital secara sistematis dan logis dalam bentuk pernyataan masalah yang jelas.
DISKRIPSI TUGAS		
Tugas 4 berupa diskusi kelompok untuk merumuskan permasalahan teknik elektro terkait rangkaian flip-flop secara sistematis dan logis dalam bentuk pernyataan masalah yang jelas, dikumpulkan pada pertemuan minggu ke-11.		

BENTUK DAN FORMAT LUARAN									
Laporan tertulis rumusan masalah teknik elektro terkait rangkaian flip-flop, dikumpulkan sesuai jadwal.									
RUBRIKASI PENILAIAN									
Komponen Penilaian	Indikator Penilaian								
	E	D	C	C ⁺	B ⁻	B	B ⁺	A ⁻	A
Ketepatan merumuskan permasalahan rangkaian flip-flop	<50	50-64	55-64	65-69	70-74	75-79	80-84	85-89	90-100

RENCANA TUGAS MAHASISWA		
	Teknik Digital	EAD603243
	Teknik Digital	EAD603243
TEKNIK EVALUASI	NAMA TUGAS	WAKTU Pengerjaan Tugas
Tugas	Tugas 5: Analisis Akar Permasalahan Register dan Counter	1 pekan (Minggu ke-13)
CPL	CPMK	SUB CPMK
CPL-4: Mengidentifikasi, merumuskan, menganalisis dan menyelesaikan permasalahan teknik elektro.	CPMK 4.70: Menganalisis (C4) dan menyelesaikan permasalahan teknik elektro terkait mata kuliah Teknik Digital.	Sub-CPMK 4.70.1: Menganalisis (C4) akar permasalahan teknik elektro terkait mata kuliah Teknik Digital secara mendalam dan berbasis data/fakta yang relevan.
DISKRIPSI TUGAS		
Tugas 5 berupa analisis akar permasalahan teknik elektro terkait rangkaian register dan counter secara mendalam dan berbasis data/fakta yang relevan, dikumpulkan pada pertemuan minggu ke-13.		

BENTUK DAN FORMAT LUARAN									
Laporan tertulis hasil analisis akar permasalahan terkait rangkaian register dan counter, dikumpulkan sesuai jadwal.									
RUBRIKASI PENILAIAN									
Komponen Penilaian	Indikator Penilaian								
	E	D	C	C ⁺	B ⁻	B	B ⁺	A ⁻	A
Ketepatan menganalisis akar permasalahan register dan counter	<50	50-64	55-64	65-69	70-74	75-79	80-84	85-89	90-100

RENCANA TUGAS MAHASISWA		
	Teknik Digital	EAD603243
	Teknik Digital	EAD603243
TEKNIK EVALUASI	NAMA TUGAS	WAKTU Pengerjaan Tugas
Tugas	Tugas 6 (PjBL): Perancangan, Penyelesaian, dan Presentasi Proyek Rangkaian Digital	2 pekan (Minggu ke-14 s.d. ke-15)
CPL	CPMK	SUB CPMK
CPL-4: Mengidentifikasi, merumuskan, menganalisis dan menyelesaikan permasalahan teknik elektro.	CPMK 4.70: Menganalisis (C4) dan menyelesaikan permasalahan teknik elektro terkait mata kuliah Teknik Digital.	Sub-CPMK 4.70.2: Menyelesaikan (C4) dan mendemonstrasikan (P3) penyelesaian permasalahan teknik elektro terkait mata kuliah Teknik Digital dengan pendekatan yang tepat, serta menunjukkan ketekunan (A3) dalam mencoba berbagai alternatif solusi.
DISKRIPSI TUGAS		
Tugas 6 merupakan proyek berbasis Project-Based Learning (PjBL) yang dikerjakan berkelompok selama 2 pekan. Pada Bagian 1 (minggu ke-14) mahasiswa mengidentifikasi kebutuhan dan merancang rangkaian digital sederhana (mis. penghitung/penampil digital berbasis konverter ADC/DAC). Pada Bagian 2 (minggu ke-15) mahasiswa menyelesaikan, menguji, dan mempresentasikan purwarupa rangkaian digital hasil rancangannya di depan kelas, serta menunjukkan ketekunan dalam mencoba berbagai alternatif solusi. Dengan referensi “Penerapan Absensi Siswa Berbasis Website Menggunakan Teknologi RFID (Radio Frequency Identification) Di SMKN 1 Kaidipang Kabupaten Bolaang Mongondow Utara” penelitian dosen Salmawaty Tansa, S.T., M.Eng.		

BENTUK DAN FORMAT LUARAN									
Laporan tertulis proyek PjBL (perancangan, penyelesaian, dan pengujian) beserta purwarupa/bahan presentasi (slide), dipresentasikan di depan kelas pada minggu ke-15.									
RUBRIKASI PENILAIAN									
Komponen Penilaian	Indikator Penilaian								
	E	D	C	C ⁺	B ⁻	B	B ⁺	A ⁻	A
Ketepatan, ketekunan, dan keterampilan menyelesaikan serta mempresentasikan proyek rangkaian digital	<50	50-64	55-64	65-69	70-74	75-79	80-84	85-89	90-100

RENCANA UJIAN TENGAH SEMESTER MAHASISWA

	Teknik Digital	EAD603243
	Teknik Digital	EAD603243
TEKNIK EVALUASI	Ujian Tengah Semester	WAKTU Pengerjaan Tugas
Ujian	Materi pertemuan ke-1 s.d. ke-7: sistem bilangan dan kode digital, aljabar Boolean, gerbang logika dasar, penyederhanaan fungsi logika, dan rangkaian kombinasional dasar.	150 menit (TM 2 x 50"), dilaksanakan pada Minggu ke-8
CPL	CPMK	SUB CPMK
CPL-1: Kemampuan menerapkan pengetahuan matematika, ilmu pengetahuan alam dan/atau material, teknologi informasi dan keteknikan untuk mendapatkan pemahaman menyeluruh tentang prinsip-prinsip teknik elektro. CPL-4: Mengidentifikasi, merumuskan, menganalisis dan menyelesaikan permasalahan teknik elektro.	CPMK 1.31: Menerapkan (C3) konsep dan prinsip dasar mata kuliah Teknik Digital dalam penyelesaian persoalan teknik elektro. CPMK 4.69: Merumuskan (C3) permasalahan teknik elektro terkait mata kuliah Teknik Digital.	Sub-CPMK 1.31.1 s.d. Sub-CPMK 4.69.1
DISKRIPSI TUGAS		
Ujian Tengah Semester (UTS) berupa ujian tertulis individu yang mencakup materi pertemuan ke-1 s.d. ke-7, meliputi sistem bilangan, kode digital, aljabar Boolean, gerbang logika, penyederhanaan fungsi logika, dan rangkaian kombinasional dasar.		

BENTUK DAN FORMAT LUARAN									
Lembar jawaban ujian tertulis, dikerjakan secara individu dan mandiri sesuai waktu yang ditentukan.									
RUBRIKASI PENILAIAN									
Komponen Penilaian	Indikator Penilaian								
	E	D	C	C ⁺	B ⁻	B	B ⁺	A ⁻	A
Ketepatan menjawab soal-soal ujian tengah semester materi pertemuan ke-1 s.d. ke-7	<50	50-64	55-64	65-69	70-74	75-79	80-84	85-89	90-100

RENCANA UJIAN AKHIR SEMESTER MAHASISWA		
	Teknik Digital	EAD603243
	Teknik Digital	EAD603243
TEKNIK EVALUASI	Ujian Akhir Semester	WAKTU Pengerjaan Tugas
Ujian	Evaluasi dan presentasi akhir proyek PjBL rangkaian digital (lanjutan Tugas 6).	± 100 menit, dilaksanakan pada Minggu ke-16
CPL	CPMK	SUB CPMK
CPL-4: Mengidentifikasi, merumuskan, menganalisis dan menyelesaikan permasalahan teknik elektro.	CPMK 4.70: Menganalisis (C4) dan menyelesaikan permasalahan teknik elektro terkait mata kuliah Teknik Digital.	Sub-CPMK 4.70.2 (PjBL: tidak ada UAS tertulis, diganti evaluasi/presentasi proyek akhir)
DISKRIPSI TUGAS		
Evaluasi Akhir Semester berupa presentasi dan demonstrasi hasil akhir proyek rangkaian digital (Tugas 6, minggu ke-14 dan 15) di hadapan dosen pengampu. Karena mata kuliah ini bertipe PjBL, tidak ada ujian tertulis; nilai proyek akhir tercakup pada Tugas 6 dan bobot UAS pada Portofolio Penilaian adalah 0%.		

BENTUK DAN FORMAT LUARAN									
Presentasi dan demonstrasi hasil akhir purwarupa rangkaian digital beserta laporan proyek, dipresentasikan pada minggu ke-16.									
RUBRIKASI PENILAIAN									
Komponen Penilaian	Indikator Penilaian								
	E	D	C	C ⁺	B ⁻	B	B ⁺	A ⁻	A
Ketepatan mempresentasikan dan mempertanggungjawabkan hasil akhir proyek rangkaian digital	<50	50-64	55-64	65-69	70-74	75-79	80-84	85-89	90-100

RUBRIK PENILAIAN

SUBCPMK	Kategorisasi Tingkatan Kinerja									Pengampu Penilai
	E	D	C	C ⁺	B ⁻	B	B ⁺	A ⁻	A	
Sub-CPMK 1.31.1: Menerapkan konsep dan prinsip dasar mata kuliah Teknik Digital untuk menyelesaikan soal-soal latihan secara benar dan sistematis	<50	50-64	55-64	65-69	70-74	75-79	80-84	85-89	90-100	Salmawaty Tansa, ST., M.Eng. & Dr. Bambang Panji Asmara, ST., MT.
Sub-CPMK 1.31.2: Menerapkan dan mendemonstrasikan konsep dan prinsip dasar mata kuliah Teknik Digital secara terampil dalam menyelesaikan persoalan teknik elektro yang relevan	<50	50-64	55-64	65-69	70-74	75-79	80-84	85-89	90-100	Salmawaty Tansa, ST., M.Eng. & Dr. Bambang Panji Asmara, ST., MT.

Sub-CPMK 4.69.1: Mengidentifikasi permasalahan teknik elektro terkait mata kuliah Teknik Digital secara tepat berdasarkan data/gejala yang teramati	<50	50-64	55-64	65-69	70-74	75-79	80-84	85-89	90-100	Salmawaty Tansa, ST., M.Eng. & Dr. Bambang Panji Asmara, ST., MT.
Sub-CPMK 4.69.2: Merumuskan permasalahan teknik elektro terkait mata kuliah Teknik Digital secara sistematis dan logis dalam bentuk pernyataan masalah yang jelas	<50	50-64	55-64	65-69	70-74	75-79	80-84	85-89	90-100	Salmawaty Tansa, ST., M.Eng. & Dr. Bambang Panji Asmara, ST., MT.

Sub-CPMK 4.70.1: Menganalisis akar permasalahan teknik elektro terkait mata kuliah Teknik Digital secara mendalam dan berbasis data/fakta yang relevan	<50	50-64	55-64	65-69	70-74	75-79	80-84	85-89	90-100	Salmawaty Tansa, ST., M.Eng. & Dr. Bambang Panji Asmara, ST., MT.
Sub-CPMK 4.70.2: Menyelesaikan dan mendemonstrasikan penyelesaian permasalahan teknik elektro terkait mata kuliah Teknik Digital dengan pendekatan yang tepat, serta menunjukkan ketekunan dalam mencoba berbagai alternatif solusi	<50	50-64	55-64	65-69	70-74	75-79	80-84	85-89	90-100	Salmawaty Tansa, ST., M.Eng. & Dr. Bambang Panji Asmara, ST., MT.

REFERENSI.

DAFTAR PUSTAKA	
No	Referensi
Pustaka Utama:	
1	Mano, M.M., & Ciletti, M.D. (2018). Digital Design (6th ed.). Pearson.
2	Tocci, R.J., Widmer, N.S., & Moss, G.L. (2016). Digital Systems: Principles and Applications (12th ed.). Pearson.
3	Floyd, T.L. (2018). Digital Fundamentals (11th ed.). Pearson.
4	Roth, C.H., & Kinney, L.L. (2014). Fundamentals of Logic Design (7th ed.). Cengage Learning.
5	Wakerly, J.F. (2005). Digital Design: Principles and Practices (4th ed.). Pearson.
6	Sedra, A.S., & Smith, K.C. (2015). Microelectronic Circuits (7th ed.). Oxford University Press.
7	Brown, S., & Vranesic, Z. (2014). Fundamentals of Digital Logic with Verilog Design (3rd ed.). McGraw-Hill.
8	Modul Ajar Teknik Digital, Jurusan Teknik Elektro, Universitas Negeri Gorontalo.
Pustaka Pendukung:	
9	Datasheet IC digital TTL/CMOS seri 74xx dan 40xx yang relevan.
10	Jurnal dan artikel ilmiah terkait rancang bangun rangkaian digital terapan.